

**UNIVERSIDAD DE SANTIAGO DE CHILE
FACULTAD DE CIENCIAS
DEPARTAMENTO DE FÍSICA**



**ESPECTRÓMETRO DIGITAL DE BANDA ANCHA, UTILIZANDO
UNA PLATAFORMA ROACH.**

KATHERINE VIVIANA CORTÉS URBINA

Profesor Guía: Dr. Rodrigo Reeves

Santiago - Chile
2014

**ESPECTRÓMETRO DIGITAL DE BANDA ANCHA, UTILIZANDO
UNA PLATAFORMA ROACH.**

KATHERINE VIVIANA CORTÉS URBINA

Profesor Guía: Dr. Rodrigo Reeves.
Profesor Patrocinante: Dr. Ignacio Olivares.
Profesor Comisión 1: Dr. Raúl Cordero.
Profesor Comisión 2: Dr. Jorge Ferrer.
Profesor Comisión 3: Dr. Francisco Melo.

Santiago - Chile
2014

Tesis para Optar al Título Profesional de Ingeniero Físico.

Santiago - Chile
2014

ESPECTRÓMETRO DIGITAL DE BANDA ANCHA, UTILIZANDO UNA PLATAFORMA ROACH.

Trabajo de Graduación presentado a la Facultad de Ciencias, en cumplimiento parcial de los requerimientos exigidos, para optar al Título Profesional de Ingeniero Físico.

Santiago - Chile
2014

ESPECTRÓMETRO DIGITAL DE BANDA ANCHA, UTILIZANDO UNA PLATAFORMA ROACH.

© KATHERINE VIVIANA CORTÉS URBINA

Se autoriza la reproducción parcial o total de esta investigación, con fines académicos, por cualquier forma, medio o procedimiento, siempre y cuando se incluya la cita bibliográfica del documento.

ESPECTRÓMETRO DIGITAL DE BANDA ANCHA, UTILIZANDO UNA PLATAFORMA ROACH.

KATHERINE VIVIANA CORTÉS URBINA

Este trabajo de Graduación fue preparado bajo la supervisión del profesor guía Dr. Neil Mark Nagar, del Departamento de Astronomía de la Universidad de Concepción y con el patrocinio del Dr. Ignacio Olivares Bahamondes, del Departamento de Física de la Universidad de Santiago de Chile y ha sido aprobado por los miembros de la comisión calificadora del candidato.

Raúl Cordero

Jorge Ferrer Meli

Francisco Melo Hurtado

Ignacio Olivares Bahamondes
Profesor Patrocinante

Rodrigo Reeves
Profesor Guía

Yolanda Vargas Hernández
Directora

Dedicado a mi familia.

Agradecimientos

En primer lugar me gustaría agradecer a mis padres, Shirley Urbina Manríquez y Alonso Cortés Galleguillos, por su apoyo incondicional durante toda mi vida, por todo el sacrificio que han realizado y comprensión en mi toma de decisiones. A mi hermana Paula Cortés Urbina por apoyarme en los momentos más difíciles que viví, para lograr superar etapas y desafíos.

A mis amigos y compañeros, por esos gratos momentos y por esas largas jornadas de estudio, durante todo este proceso: Lilian Mora, Loreto Barcos, Jorge Tapia, Daniela Soto, Cristian Moreno, Daniela Guzmán, Guillermo Guerra, Denisse Contreras, Karen Tejo, Natalia Aburto, Alisson Zuleta, Solange Miles, Daira Muñoz y Carlina Torres.

A los profesores Neil Nagar, Ignacio Olivares, por sus valiosos aportes y sugerencias. A Néstor Lazo y Neil Nagar, por su constante compañía, por su paciencia y consejos para la culminación del presente trabajo. A mis compañeros del Laboratorio de RadioAstronomía, por integrarme a su equipo. Al Dr. Carlos Esparza, por su apoyo en mi desarrollo profesional.

Por último, gracias a todos aquellos que me guiaron directa e indirectamente en la elaboración de esta tesis: Iván Albarrán, Rurik Primiani, Ross Williamson, Rolando Paz, Daniel Herrera y CASPER group.

Muchas Gracias a todos.

Tabla de Contenidos

AGRADECIMIENTOS.....	VII
LISTA DE FIGURAS	X
LISTA DE TABLAS	XII
ACRÓNIMOS.....	XIII
RESUMEN.....	14
1 INTRODUCCIÓN.....	15
1.1 Motivación.....	15
2. TEORÍA.....	17
2.1 Espectrómetro digital en la región espectral de las ondas de radio.....	17
2.3 Tiempo intercalado de muestreo	22
2.4 ROACH.....	25
2.5 Principio de operación de la FPGA.....	27
3. EXPERIMENTO	28
3.2 Pruebas realizadas al sistema.....	29
3.2.1 Medición del noise floor del convertidor análogo digital (ADC).	29
3.2.2 Variación del número de canales.....	29
3.2.3 Variación de los bloques FFT.....	30
3.2.4 Incremento del ancho de banda.....	30
3.2.4.1 Múltiples espectrómetros.....	31
3.2.4.2 Variación de los bloques FFTs	31
3.2.4.3 Espectrómetro con 5 GSps ADC ASIAA.....	32
3.2.4.4 Muestreo intercalado	32
3.2.4.4.1 Única ADC	32
3.2.4.4.2 Múltiples ADCs.....	32
4. RESULTADOS	33

4.1 Noise floor del convertidor análogo digital (ADC).	33
4.2 Variación del número de canales.....	34
4.3 Variación de los bloques FFT.	38
4.4 Incremento del ancho de banda:	45
4.4.1 Múltiples espectrómetros	46
4.4.2 Variación de los bloques FFTs	50
4.4.3 Espectrómetro con 5 GSps ADC.....	50
4.4.4 Muestreo intercalado.....	50
4.4.4.1 Única ADC.....	50
4.4.4.2 Múltiples ADCs.	53
5. CONCLUSIONES	55
6. APÉNDICE	57
7. BIBLIOGRAFÍA	70

Lista de Figuras

Figura 2.1 Esquema que calcula la transformada de Fourier discreta (DFT)....	19
Figura 2.2 Multiplicación entre una señal de ruido x y una señal sinusoidal pura W	21
Figura 2.3 Cálculo de la DFT de una señal con ruido de 1000 muestras.	22
Figura 2.4 Tiempo Intercalado de muestreo.	23
Figura 2.5 La señal de entrada análoga ingresa a la ADC1, está compuesta por una ADC1A y una ADC1B, cada una de 1 GSps.	24
Figura 2.6 Se observa la selección de muestras de la ADC1A y la ADC1B.	25
Figura 2.7 El multiplexor (MUX) combina las muestras de la ADC1A y de la ADC1B.	26
Figura 2.8 La arquitectura ROACH.	27
Figura 2.9 Placa de procesamiento independiente FPGA.	28
Figura 3.1 El esquema de un espectrómetro digital.	29
Figura 4.1 Medición del ruido base de la ADC.	34
Figura 4.2 (a) Señal de salida del espectrómetro digital con un único canal de 500 MHz de banda ancha, para 2048 canales.	36
Figura 4.2 (b) Señal de salida del espectrómetro digital con un único canal de 500 MHz de banda ancha, para 32 canales.	37
Figura 4.3 Salida del espectrómetro digital para 1 GSps, de 500 MHz de banda ancha cuando se reemplaza el bloque fft real de banda ancha por el bloque FFT.	40
Figura 4.4 (a) Salida del espectrómetro digital con un canal de 500 MHz de banda ancha cuando se reemplaza el bloque fft real de banda ancha por el bloque FFT bplex real 2 para 2048 canales.	41

Figura 4.4 (b) Salida del espectrómetro digital con un canal de 500 MHz de banda ancha cuando se reemplaza el bloque fft real de banda ancha por el bloque FFT bplex real 2 para 32 canales.	42
Figura 4.5 Salida del espectrómetro digital con un canal de 500 MHz de banda ancha cuando se reemplaza el bloque fft real de banda ancha por el bloque fft bplex real 4x.	43
Figura 4.6 Se observa el porcentaje de recursos utilizados en los bloques de memoria y RAM / FIFO, cuando el número de canales varía desde 32 a 16384.	45
Figura 4.7 (a) El porcentaje de los recursos utilizados que soporta la FPGA para los bloques RAM/FIFO, LUT Flip-Flop pairs, Memoria, Registros Slices y Slices para 32 canales.	48
Figura 4.7 (b) El porcentaje de los recursos utilizados que soporta la FPGA para los bloques RAM/FIFO, LUT Flip-Flop pairs, Memoria, Registros Slices y Slices para 2048 canales.	49
Figura 4.8 (a) Salida del espectrómetro con un solo canal de 1 GHz de banda ancha usando la técnica intercalado (interleaved mode), para 2048 canales.	51
Figura 4.8 (b) Salida del espectrómetro con un solo canal de 1 GHz de banda ancha usando la técnica intercalado (interleaved mode), para 32 canales. ..	52
Figura 4.9 (a) Salida del espectrómetro para 3 espectrómetros paralelos de 32 canales y con un ancho de banda de 1 GHz cada uno, usando la técnica intercalado (interleaved mode).	53
Figura 4.9 (b) Salida del espectrómetro para dos espectrómetros paralelos de 2048 canales y con un ancho de banda de 1 GHz cada uno, usando la técnica intercalado (interleaved mode).	54
Figura 6.1 Configuración del administrador.	59
Figura 6.2 Diagrama esquemático de la configuración de prueba.	61

Lista de Tablas

- Tabla 3.1 Pruebas realizadas para múltiples y en paralelos espectrómetros digitales de 500 mhz y 8 bits de resolución, para 32 y 2048 canales. notar que se probaron hasta 6 espectrómetros paralelos..... 31
- Tabla 4.1 Resumen del porcentaje de recursos ocupados en la fpga como función del número de canales, para un espectrómetro digital con un único canal de 500 mhz de banda ancha. solo los recursos críticos son nombrados. la primera fila muestra el número de canales en el espectrómetro..... 35
- Tabla 4.2 Resumen del porcentaje de recursos utilizados en la fpga como función del número de espectrómetros paralelos, para 32 y 2048 canales. en la primera fila se muestra las diferentes fuentes de ffts que se utilizó, la siguiente fila describe cuántos espectrómetros paralelos se añadió, en la tercera fila describe el número de canales de cada espectrómetro, en la siguiente fila están el porcentaje de recursos ocupados y las filas siguientes los recursos relevantes a considerar. 39
- Tabla 4.3 Resumen del porcentaje de recursos utilizados en la fpga como función del número de taps en la pfb, para 32, 2048 y 16384 canales. el $\delta(4-2)$ representa la variación del número de taps de 4 a 2 en el bloque pfb. 44
- Tabla 4.4 Resumen del porcentaje de los recursos utilizados en la fpga como una función del número de espectrómetros paralelos para 32 y 2048 canales. 46

Acrónimos

ADC: Convertidor Análogo Digital.

BORPH: Sistema Operativo Berkeley para Reprogramar Hardware.

BW: Ancho de banda.

CASPER: Colaboración para el Procesamiento de Señal Astronómica e Investigación Electrónica.

CLBs: Bloques Lógicos Configurables.

DFT: Transformada de Fourier Discreta.

DHCP: Protocolo de Configuración dinámica Host.

DSP: Procesamiento Digital de Señal.

FFT: Transformada Rápida de Fourier.

FIR: Respuesta al Impulso Finito.

FPGA: Arreglo de Compuertas Lógicas Programables.

GSps: Giga Muestras por Segundo.

IBOB: Interconnect Break-Out Board.

KATCP: Protocolo de Control para el Telescopio Karoo.

NFS: Archivo de Red Compartiendo.

QDR: Tasa de Datos Cuádruple.

ROACH: Arquitectura Abierta Reconfigurable para Informática de Hardware.

VHDL: Circuito integrado de Muy Alta velocidad.

Resumen

En esta Tesis, el trabajo principal consistió en instalar una plataforma Equipo de Computación de Arquitectura Reconfigurable Abierta (en inglés Reconfigurable Open Architecture Computing Hardware-ROACH). Se estableció la comunicación ROACH – PC, se utilizaron y se cambiaron los parámetros de un espectrómetro digital estándar, que es un instrumento virtual basado en Matlab que se usó para configurar un arreglo de puertas programables de campo (Field Programmable Gate Array -FPGA). El FPGA es parte integral del ROACH.

Para producir la señal digital a la entrada del ROACH se usó un convertidor análogo digital (ADC) que digitaliza las señales de un generador análogo que entrega funciones de onda con frecuencias entre algunos kHz hasta algunos MHz. Se usó el espectrómetro digital programado por el grupo CASPER (Collaboration for Astronomy Signal Processing and Electronics Research), se estudiaron y se hicieron pruebas de escalabilidad al sistema con un único ancho de banda o para múltiples bandas en paralelo con una frecuencia de muestreo de 1 GSps (Giga muestras por segundo). También se hicieron pruebas de escalabilidad a la técnica de muestreo intercalado y se verificó el funcionamiento de un convertidor análogo digital (ADC) de 5 GSps. Entre los resultados más relevantes se encontró que, el número máximo de canales que se pueden ejecutar en un espectrómetro digital, de canal único de 500 MHz de ancho de banda y 8 bits de resolución es 2^{14} . Adicionalmente como segundo resultado de esta tesis se obtuvo que al incrementar el ancho de banda, se pueden añadir hasta 8 espectrómetros paralelos - con 4 GHz y 32 canales, o 5 espectrómetros, a la vez,- con 2.5 GHz y 2048 canales, en un único ROACH 1.0. Encontramos además que otra forma de incrementar el ancho de banda fue hacer un muestreo intercalado, para un espectrómetro de 1 GHz, con 32 canales y otro, de 1 GHz, con 2048. En el caso de múltiples ADCs, se

encontraron un máximo de 3 espectrómetros paralelos, de 3 GHz con 32 canales y 2, de 2 GHz con 2048. Por último se verificó el funcionamiento de un espectrómetro digital de 2.5 GHz, con 64 canales, en la plataforma objetivo.

1 Introducción.

1.1 Motivación.

La motivación de este trabajo consistió en mejorar el sistema de procesamiento de señales, para radiómetros UdeC, instalados en las dependencias del proyecto ALMA (Atacama Large Millimeter/submillimeter Array). Este trabajo permitiría mejorar las mediciones de señales radioeléctricas que son afectadas por el vapor de agua y el oxígeno de la atmósfera. En esta investigación se instaló, y testeó un ROACH en el laboratorio de Radio Astronomía, de la Universidad de Concepción, con el patrocinio de la Universidad de Santiago de Chile. Se estudió y testeó la escalabilidad de un espectrómetro digital de 500 MHz de ancho de banda con 2048 canales. El hardware ROACH ha sido desarrollado por el grupo de la Universidad de California, en Berkeley. La plataforma ROACH es un producto relativamente nuevo. Su configuración, testeo y funcionamiento ocupó gran parte de la investigación de esta tesis. ROACH, por su flexibilidad y eficiencia es ampliamente utilizada para desarrollar espectrómetros digitales y analizadores espectrales. El desarrollo del espectrómetro digital, con un único ancho de banda o múltiples en paralelo, es útil para la construcción de una amplia gama de productos de analizadores espectrales. Se está interesado en dos aplicaciones para la ROACH: como espectrómetro de banda ancha 'back-end' de radiómetros, que se utilizan en la detección atmosférica y para propósito general, en el laboratorio.

1.2 Objetivo general.

El objetivo principal de esta Tesis fue instalar y hacer testeo de prueba a la ROACH 1.0 en la Universidad de Concepción. También se testeó la escalabilidad de varios diseños de espectrómetros digitales en la plataforma ROACH 1.0, para lo que se modificaron los parámetros de estos espectrómetros. Se modificaron los parámetros de un espectrómetro digital de un único ancho de banda y de múltiples espectrómetros del mismo tipo en paralelo, variando el ancho de banda y la resolución. Los espectrómetros digitales son útiles en una amplia gama de productos de análisis espectrales, por ejemplo, como espectrómetros con un único ancho de banda para radiómetros, que se utilizan en la detección atmosférica (gran ancho de banda y baja resolución) y como espectrómetros flexibles, en el laboratorio, para propósito general, por ejemplo con múltiples entradas analógicas.

1.3 Objetivos específicos.

- Instalar y testear la plataforma ROACH 1.0 -Para programar la ROACH es necesario un computador, que contenga los software y bibliotecas, es decir, Xilinx, Matlab, CASPER.
- Configurar las interfases de comunicación entre la ROACH y el computador, es decir, conexión ethernet y puertos serie.
- Instalar y configurar programas para visualizar los resultados, como python y minicom.
- Estudiar la escalabilidad de los espectrómetros, es decir, determinar y testear el número de espectrómetros, que alcanzan a incluirse en una sola tarjeta, intercambiar el número de espectrómetros, número de canales, la resolución espectral y el ancho de banda. Además, utilizar

diferentes tipos de bloques básicos de transformada rápida de Fourier (FFT) y filtros de impulsos finitos (FIR).

- Testear la factibilidad de utilizar el modo de muestreo intercalado entre dos ADCs independientes, conectados a la plataforma ROACH 1.0.
- Verificar el funcionamiento de un espectrómetro digital alimentado por una tarjeta ADC de 5 GSps, en una ROACH 1.0.

2. Teoría.

2.1 Espectrómetro digital en la región espectral de las ondas de radio.

De los diferentes receptores, que han sido diseñados para fines especializados, los espectrómetros son probablemente los más utilizados. Son instrumentos que están diseñados para medir la densidad espectral de potencia. Normalmente el diseño se lleva a cabo en el hardware, pero recientemente se han producido dispositivos basados en computadores digitales. Los parámetros relevantes de un espectrómetro digital básico son:

2.1.1 Su ancho de banda (BW): Es el rango de frecuencias en que el instrumento puede trabajar. El ancho total de la frecuencia espectral, en Hz, depende de la tasa de muestreo R_N y periodo de muestreo τ_m es equivalente a

$$BW = R_N = \frac{1}{\tau_m} \quad (1.1)$$

Para los datos reales, la *tasa de Nyquist* R_N permite replicar con exactitud la forma de onda, muestreada. El ancho de banda se reduce a la mitad:

$$BW = \frac{R_N}{2} = \frac{1}{2 \times \tau_m} \quad (1.2)$$

Se requiere un mínimo de dos muestras, para reconstruir la forma de onda determinada.

2.1.2 La resolución frecuencial; está definida por

$$\Delta f = \frac{BW}{N} \quad (1.3)$$

donde N es el número de canales. La frecuencia espectral es una medida, que indica con cuánta precisión se puede medir una frecuencia.

2.1.3 El teorema de muestreo o teorema de Nyquist : dice que la señal en tiempo continuo puede reconstruirse exactamente a partir de sus muestras, sin error, siempre que aquéllas hayan sido tomadas en iguales intervalos de tiempo y cuando la frecuencia más alta f_h , presente en la señal, sea inferior a la mitad de la frecuencia de muestreo f_m .

$$f_h < \frac{f_m}{2} \quad (1.4)$$

Supongamos que tenemos un señal sinusoidal continua en el tiempo como muestra la Figura 2.1, la ADC es capaz de tomar en un segundo 1 Giga de muestras y las digitaliza, el cálculo de la transformada de Fourier discreta entrega una respuesta con un ancho de banda de 500 MHz y una resolución frecuencial de 0.24 MHz, para 2048 canales.

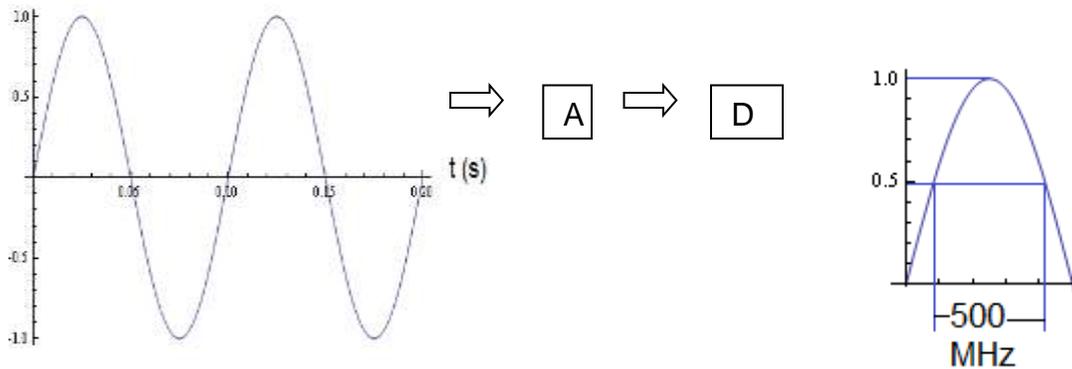


Figura 2.1: La señal de entrada es sinusoidal pura, ingresa al conversor análogo digital representado por A, calcula la transformada de Fourier discreta (DFT) y se obtiene una respuesta digital de 500 MHz de ancho de banda.

2.2 Cálculo del espectro digital.

La señal de entrada $x(n)$ producida por un generador de onda es digitalizada por un conversor análogo digital, produciendo una sucesión de n muestras con valores discretos. En la segunda etapa del proceso se calcula el espectro digital. Para esto se utiliza un filtro polifásico consiste en un array formado por más de un filtro paso banda que separa la señal de entrada en varias componentes, cada una de las cuales transporta la subbanda de una sola frecuencia de la señal original. El diseño de dicho filtro debe ser capaz de recombinar dichas subbandas de manera que se pueda recuperar la señal original. El filtro polifásico hace que un bloque realice la transformada de Fourier discreta (DFT).

$$X(k) = \sum_{n=0}^{N-1} x(n)W^{nk} \quad (1.5)$$

donde

$$x(n) = \frac{1}{N} \sum_{k=0}^{N-1} X(k)W^{-nk} \quad (1.6)$$

es la señal digital, con $W^n = e^{-nj2\pi/N}$, donde la secuencia de n números complejos x_0, \dots, x_{n-1} se transforma en la secuencia de n números complejos X_0, \dots, X_{n-1} donde i es la unidad imaginaria, $X(k)$ representan la amplitud y fase de diferentes componentes sinusoidales de la señal de entrada $x(n)$, con una frecuencia de kn ciclos por muestra. La DFT permite calcular la respuesta en amplitud de una señal en el dominio discreto pasando del dominio temporal al de frecuencias. Por último se utilizó la transformada rápida de Fourier (FFT) que permite calcular la transformada de Fourier discreta (DFT). Se define la transformada de Fourier discreta, tanto en el dominio del tiempo como en el dominio de la frecuencia. A partir de la DFT y las consideraciones anteriores es posible llegar a un método de cálculo mucho más eficiente, que entrega los mismos resultados y con un número menor de operaciones. Es Transformada Rápida de Fourier (FFT). Hay que tener en cuenta que la FFT es un algoritmo, no se refiere a una aproximación, a iguales intervalos de espaciamiento. Supongamos que tenemos una señal de entrada sinusoidal pura W y una señal de ruido x , ambas de $n=1000$ muestras como se ve en la Figura 2.2. Al hacer la DFT de ambas señales definida por la ecuación 1.5, obtenemos una señal X .

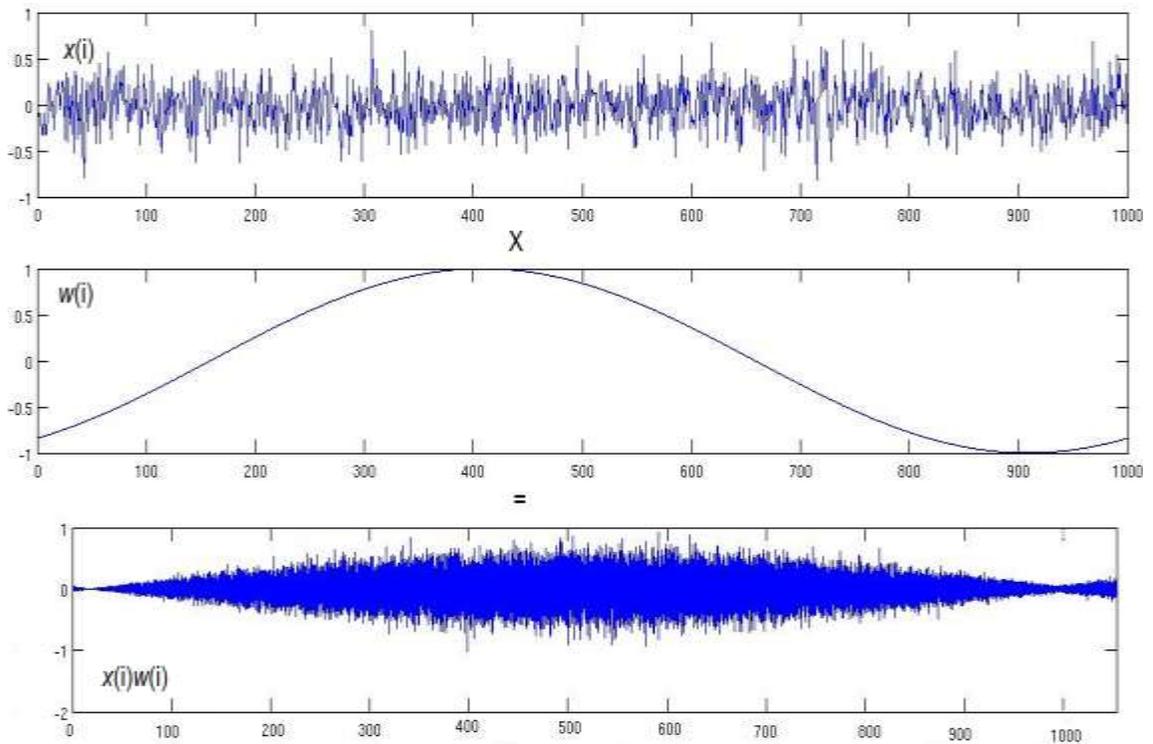


Figura 2.2: DFT entre una señal de ruido x y una señal sinusoidal pura W .

La señal X ingresa a una función llamada transformada de Fourier discreta

realizada en 4 etapas cada una de 250 muestras, del cálculo se obtiene una respuesta discreta de 250 muestras, como se ve en la Figura 2.3.

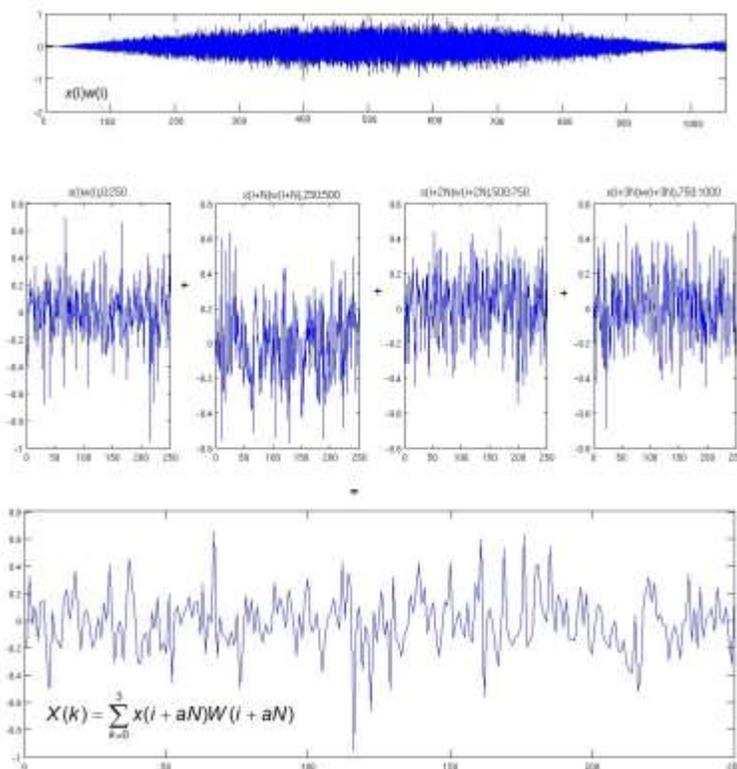
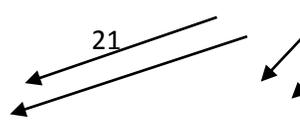


Figura 2.3: Cálculo de la DFT de una señal



sinusoidal con ruido aleatorio (función rand) de 1000 muestras. Se obtiene una respuesta discreta de 250 muestras.

2.3 Tiempo intercalado de muestreo.

El ADC intercalado en el tiempo, es una matriz de un conjunto de M canales paralelos de ADCs que son multiplicados. El resultado de la multiplicación es que la frecuencia de muestreo total es aumentada M veces, en comparación con una única ADC. De este modo, la frecuencia de muestreo de un canal no necesariamente cumple con el criterio de *Nyquist*, sin embargo, cuando en el dominio digital todas las muestras se combinan, en secuencia, la frecuencia de muestreo, de salida total, cumple el criterio de *Nyquist*. La estructura típica de un ADC, con tiempo intercalado, se muestra en la Figura 2.4. La estructura del ADC contiene la señal de entrada analógica $x_a(t)$, M canales en paralelo, en tiempo intercalado y el multiplexor (MUX) para combinar las salidas digitales de los canales. Cada canal recibe la totalidad de la señal de entrada analógica $x(t)$, con lo que la salida resuelve completamente el ancho de banda de la señal de entrada.

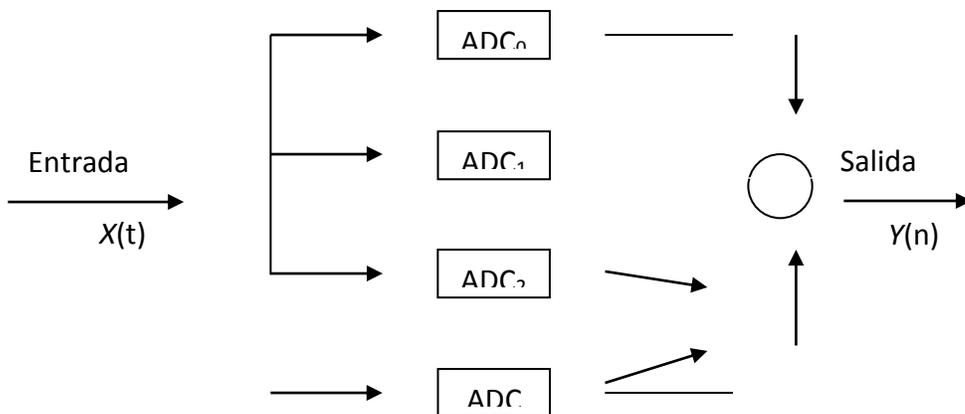


Figura 2.4: Tiempo Intercalado de muestreo: La entrada analógica, la estructura de bloque de M canales paralelos de ADCs y el multiplexor (MUX) combinan los canales de salida digitales.

Supongamos que tenemos una señal de entrada X , esta ingresa a un sistema de ADCs paralelos, como muestra la Figura 2.5.

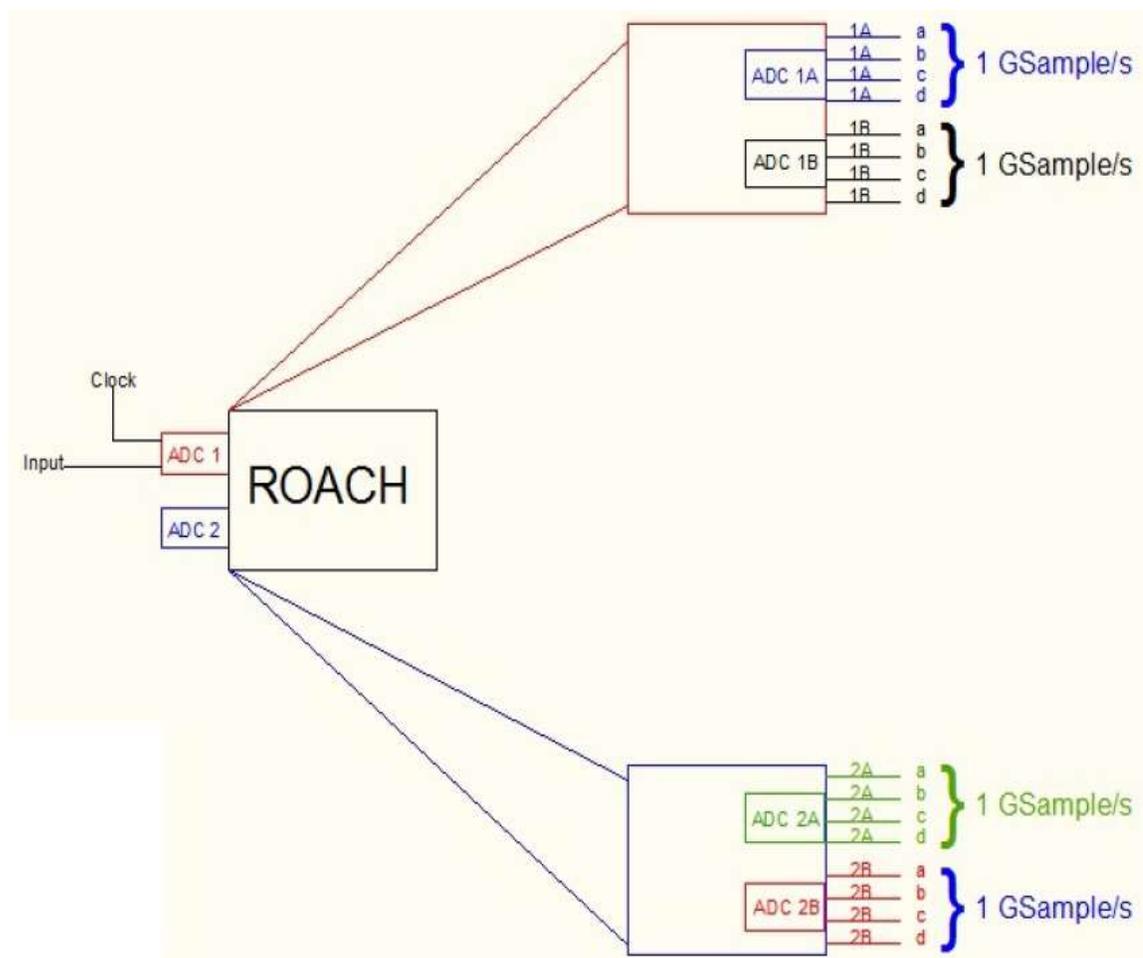


Figura 2.5: El proceso para todas las ADC es el mismo, para la ADC 1: la señal de entrada analógica ingresa a la ADC1A y una ADC1B, cada una de 1 GSps, es decir,

aumento al doble la frecuencia de muestreo.

La Figura 2.6 muestra como se selecciona algunas muestras en la ADC 1 (A y B).

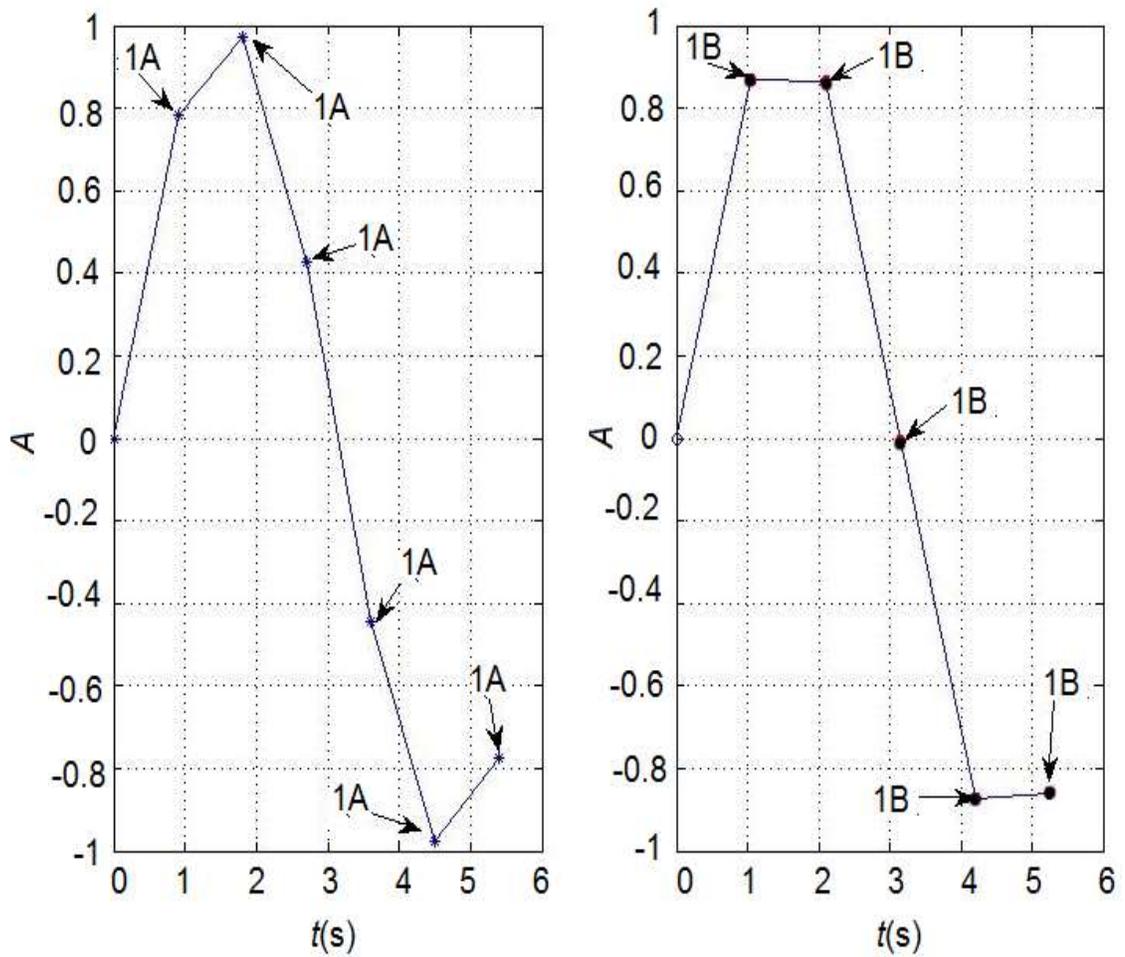


Figura 2.6: Se observa la selección de muestras de la ADC1A y la ADC1B.

La Figura 2.7 muestra como actúa el multiplexor (MUX), combina los canales entregando las señales de salida.

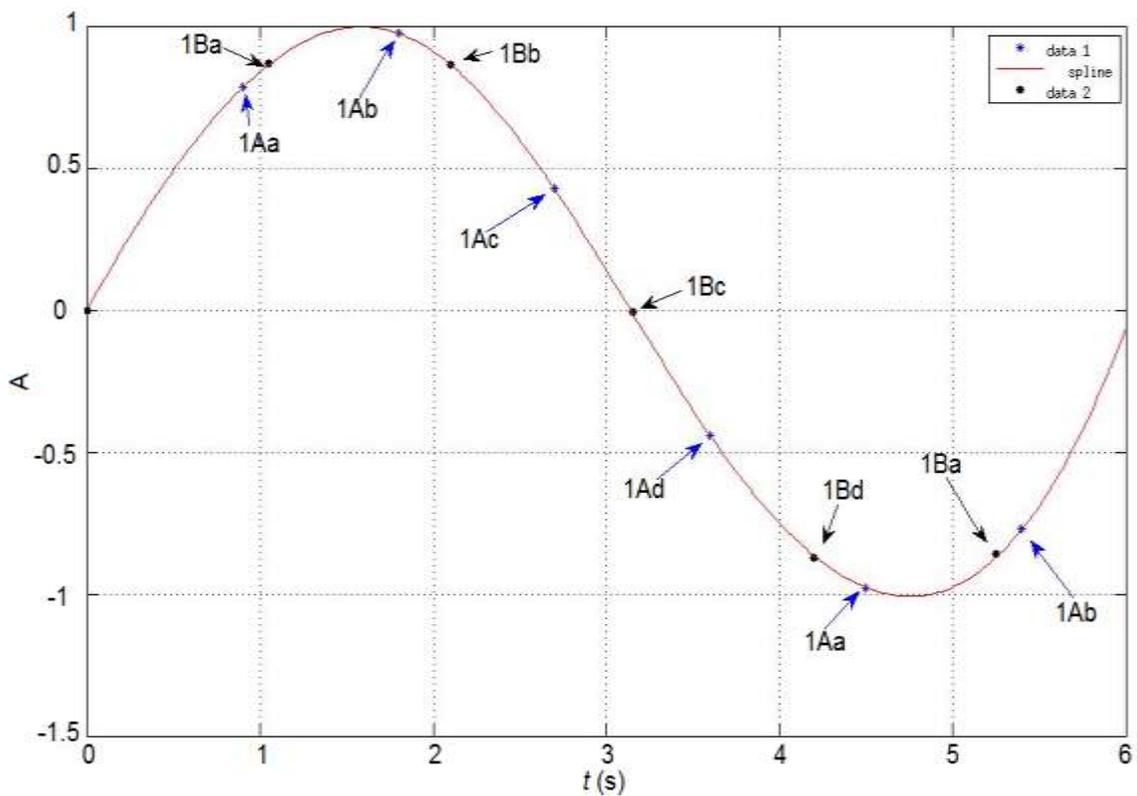


Figura 2.7: El multiplexor (MUX) combina las muestras de la ADC1A y de la ADC1B.

2.4 ROACH.

El hardware ROACH es una actualización basada en Virtex5. Esta arquitectura es una placa de procesamiento independiente, basado en una FPGA. La pieza central del ROACH es un FPGA (Modelo Xilinx Virtex 5), ver la Figura 2.8.

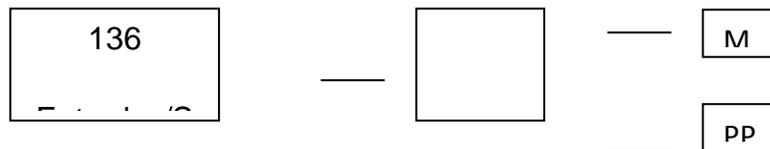


Figura 2.8: La arquitectura ROACH contiene 136 entradas y salidas, puede ser dividida en tres subsistemas principales y relativamente independientes. Principalmente el subsistema FPGA, el subsistema PowerPC (PPC), y el subsistema de monitoreo-gestión (MyC). Estos subsistemas controlan, guardan la información en una memoria y los conectores permiten conectar la ADC y otras tarjetas.

Descripción subsistemas

- Subsistema de monitoreo-gestión: Es el encargado de proporcionar el control de potencia y monitoreo remoto del estado del sistema. Permite el acceso remoto a la FPGA, éste permite la comunicación con la FPGA.
- Subsistema PowerPC: Este es un chip del hardware que tiene la función de enviar y recibir tramas desde Ethernet, se refiere a unidades de envío de datos. Es el mecanismo primario de comando-control para la ROACH, junto con el ancho de banda de la data y con Xilinx de la FPGA.
- Subsistema FPGA: Son arreglos matriciales de bloques lógicos programables son el principal componente del ROACH debido a su capacidad de procesamiento de señales.

2.5 Principio de operación de la FPGA.

Es un dispositivo semiconductor en torno a una matriz de bloques lógicos configurables (CLBs) conectado a través de interconexiones programables. Un FPGA es un dispositivo que un diseñador de sistemas digitales puede programar, para que funcione de un modo determinado. Físicamente se muestra el ROACH en la Figura 2.9.



Figura 2.9: ROACH es una placa de procesamiento independiente FPGA. Se puede observar la Virtex 5 FPGA, la tarjeta ADC y los diferentes conectores.

El diseñador desarrolla su sistema digital usando herramientas de tipo automatización de diseños electrónicos, sean dibujos esquemáticos o lenguaje de descripción de hardware (VHDL), para poder plasmar el sistema en lógica digital. Luego de simular satisfactoriamente el sistema digital, comprobando su funcionalidad se usan herramientas específicas del vendedor de la FPGA, para

crear un archivo de configuración. Ésa describe todas las conexiones, interconexiones y lógica, que se necesitan, para ser programada y poder implementar el sistema digital. Luego se conecta la FPGA a una computadora y usando el software de configuración de la FPGA se descarga el archivo de configuración. Una vez comprobado el correcto funcionamiento del sistema en la FPGA, se graba el archivo de configuración en una memoria no-volátil que el FPGA leerá y usará para auto-configurarse, cada vez que se aplique la tensión de alimentación o cada vez que se desee re-configurarla.

3. Experimento.

3.1 Diseño básico de un espectrómetro digital de 500 MHz y 8 bits de resolución.

Virtualmente, se programo el software Matlab ocupando la herramienta de Simulink. El primer bloque del diseño espectrómetro digital básico es convertir las señales análogas en digitales, el hardware ADC se encuentra físicamente en el ROACH, el bloque espectrómetro calcula la DFT usando un filtro polifásico, el resultado se guarda en dos memorias una para la parte real y otra para la parte imaginaria. Al sintetizar lo programado se obtiene un archivo en formato .bof, este se carga en la FPGA que actúa para su configuración y el espectro de salida con 0 dBm de ganancia se obtiene usando Python. El diseño básico se muestra en la Figura 3.1.

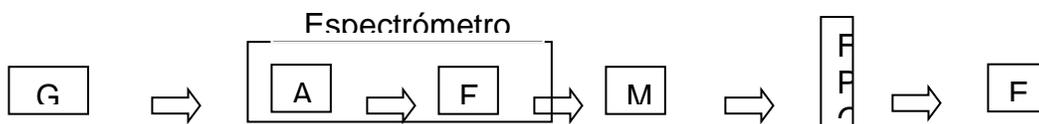


Figura 3.1: El esquema muestra a G que representa a la señal de entrada entregada

por un generador de señal (sinusoidal), 'A' es un conversor análogo digital ADC (1 GSps), FP es un filtro polifásico que realiza la DFT del espectro ya digitalizado, M es la memoria que guarda lo compilado, y el archivo obtenido (.bof) es enviado a la FPGA que se encuentra en la ROACH para ser programado y E es el espectro de salida obtenido usando la herramienta de Python.

3.2 Pruebas realizadas al sistema.

3.2.1 Medición del noise floor del convertidor análogo digital (ADC).

En esta medición, el generador de señal fue configurado para entregar una señal sinusoidal de 120 MHz, el ADC usado era de 1 GSps de muestreo. El espectrómetro digital usado fue un espectrometro básico (CASPER) con 500 MHz de ancho de banda y 8 bits de resolución. El bloque de memoria empleado es parte del equipo y registra en dos bloques la parte real y la imaginaria del FP (filtro polifásico) que proviene del ADC. Estos registros son enviados al PC. El programa Python combina y entrega el espectro de ruido a partir de las componentes real e imaginaria de la FFT. Si se resta el espectro con ruido con 0 dBm de ganancia de otro espectro de la misma señal con -3 dBm de ganancia se obtiene el ruido base (noise floor).

3.2.2 Variación del número de canales.

Se modificaron los parámetros del descrito en 3.2.1. En el espectrómetro digital básico de 500 MHz y 8 bits de resolución, se dejó constante la frecuencia en 250 MHz del reloj en la FPGA. La frecuencia de la señal entregada por el generador se varió desde 78.12 hasta 120 MHz. El número de canales se varió desde 2048 a 32, en múltiplos de 2, con el fin de obtener las más bajas y altas

resoluciones a costa de los recursos del hardware. Al cambiar el número de canales en el espectrómetro, se cambió los parámetros de los bloques PFB (filtro polifásico), shift registers (registro de desplazamiento), FFT (transformada de Fourier), acc cntrl (contador acumulador) dejándolos en 2^N (donde N es el número de canales). En el Vacc (vector acumulador) se modificó la longitud del vector y para el registro shift se modificó el valor constante (2^N-1), donde N es el número de canales. Los bloques que no dependen del número de canales, es decir, no requieren cambios en sus parámetros son: el ancho de banda, reloj en la ADC y en la FPGA. Por último se determinó el máximo número de canales soportado por este espectrómetro digital básico.

3.2.3 Variación de los bloques FFT.

Se usó el mismo espectrómetro anterior de la sección 3.1, se varió el tono de la señal entregada por el generador para cada caso y se sustituyó la fft real band que se uso en los casos anteriores por la fft biphex real 2x, FFT biphex real 4X y fft, con el fin de encontrar cuál de las dos la FFT es más óptima.

3.2.4 Incremento del ancho de banda.

Para explorar la capacidad de la ROACH 1.0 y determinar el máximo ancho de banda soportado, se determino el número de espectrómetros paralelos simultáneos usando la fft real band y se reemplazo por la fft biphex real 2x, por la fft y por la fft biphex real 4x. También se uso la técnica del muestreo intercalado para una única ADC y varias ADCs en paralelos. Por último se uso una ADC con 5 GSps. Abajo se describe las condiciones de cada una de estas pruebas.

3.2.4.1 Múltiples espectrómetros.

Se ocupó el espectrómetro digital básico de 500 MHz y 8 bits de resolución, se dejó constante la frecuencia en 250 MHz del reloj en la FPGA. Se aumentó de a uno en forma paralela el espectrómetro digital básico y se corrió hasta probar el número máximo de estos espectrómetros, que pueden ejecutar simultáneamente en una sola ROACH, para 2048 canales y para 32 canales, ver la Tabla 3.1.

Canales	Prueba 1	Prueba 2	Prueba 3	Prueba 4	Prueba 5	Prueba 6
32	1	2	3	4	5	6
2048	1	2	3	4	5	6

Tabla 3.1: Pruebas realizadas para múltiples y en paralelos espectrómetros digitales de 500 MHz y 8 bits de resolución, para 32 y 2048 canales. Notar que se probaron hasta 6 espectrómetros paralelos.

3.2.4.2 Variación de los bloques FFTs.

Se usó el mismo espectrómetro anterior de la sección 3.2.4.1 y se hicieron las mismas pruebas. Se sustituyó la fft real band que se usó en los casos anteriores por la fft bplex real 2x, por la FFT bplex real 4X y por la fft, con el fin de encontrar cuál de las FFTs es más óptima.

3.2.4.3 Espectrómetro con 5 GSps ADC ASIAA.

Se ocupó el espectrómetro digital básico descrito antes en la sección 3.1. Se cambió la ADC de 1 GSps por la de 5 GSps. Se utilizó una nueva librería creada por Ross Williamson y se configuró la resolución de la ADC a 4 bits (DMUX 1:2). Se intentó verificar el espectrómetro con esta nueva ADC pero la instalación de la caja de herramienta llamada “Signal Processing Blockset” es requerida, para la simulación de la ADC ASIAA. No se pudo adquirir esta caja de herramientas, debido a la falta de recursos económicos.

3.2.4.4 Muestreo intercalado.

3.2.4.4.1 Única ADC.

Se usó el mismo espectrómetro de la sección 3.1 con un canal de 500 MHz banda ancha en modo intercalado obteniendo 1 GHz porque la frecuencia de muestreo. Esto permitió la duplicación en el número de muestras independientes, con una fase estable en intervalos de tiempo. El número de canales se varió entre 2048 y 32.

3.2.4.4.2 Múltiples ADCs.

Se usó el espectrómetro con 1 GHz de ancho de banda de la sección 3.2.4.4.1. Se aumento de a uno en forma paralela el espectrómetro digital básico y se procede a testear y a determinar el número máximo de espectrómetros que puede ejecutarse simultáneamente en paralelo para 32 y 2048 canales, hasta encontrar la máxima capacidad de la ROACH 1.0.

4. Resultados

Las mediciones o pruebas del espectrómetro digital con las condiciones descritas en la sección 3.1.

4.1 Noise floor del convertidor análogo digital (ADC).

Si se resta el espectro con ruido con 0 dBm de ganancia de otro espectro de la misma señal con -3 dBm de ganancia se obtiene el ruido base, se obtiene que en torno a 0 de potencia está el ruido base de la tarjeta. La Figura 4.1 muestra el noise floor de una ADC cuando la señal de entrada es una onda sinusoidal de 120 MHz. El noise es algo intrínseco de la ADC.

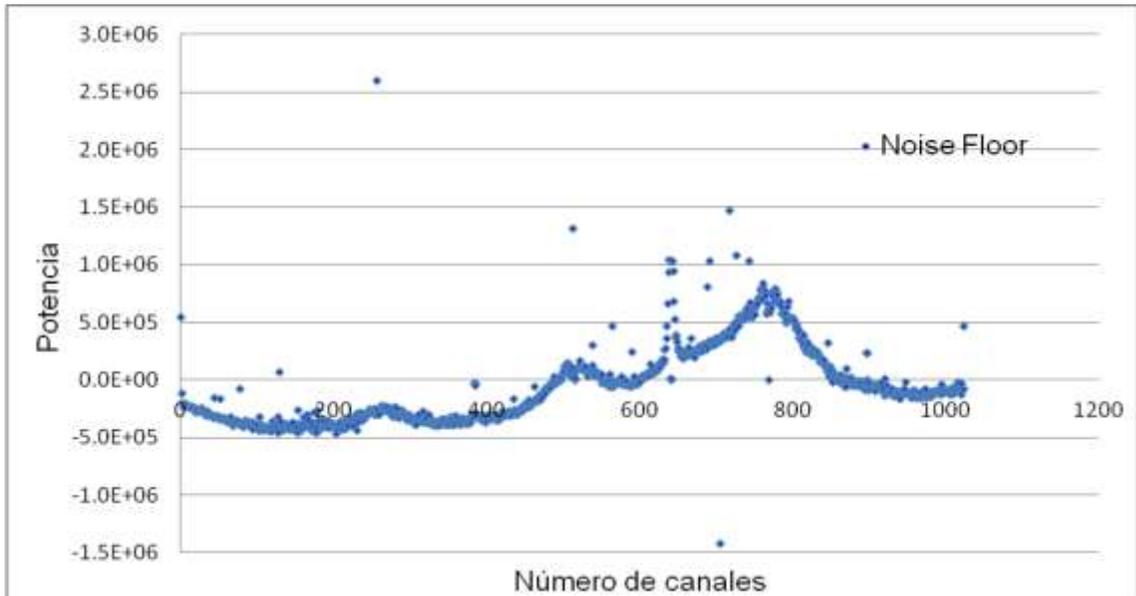


Figura 4.1: Medición del ruido base de la ADC. Se obtiene de la resta entre el espectro con ruido con 0 dBm de ganancia y con otro espectro de la misma señal con -3 dBm de ganancia, cuando la señal de entrada es una onda sinusoidal de 120 MHz.

4.2 Variación del número de canales.

La Tabla 4.1, muestra el resultado de variar el número de canales, y el porcentaje de recursos ocupados en el hardware FPGA. En comparación para 2048 canales hay un mayor consumo en los recursos que para 32 canales.

Número de canales	2048	1024	512	256	128	64	32
Porcentaje	%	%	%	%	%	%	%
Número de Fully usados LUT-Flip Flop	66	65	67	65	66	62	62
Número de DSP48Es	11	11	10	10	9	8	8
Número de RAMB18x2s	19	19	18	17	18	15	14
Número Slices	26	25	22	21	19	20	18

Número Registro Slices	19	18	17	16	15	14	13
Número Slices LUTS	16	15	14	13	12	11	10
Número Slices LUT-Flip Flop	21	20	19	18	16	16	15

Tabla 4.1: Resumen del porcentaje de recursos ocupados en la FPGA como función del número de canales, para un espectrómetro digital con un único canal de 500 MHz de banda ancha. Solo los recursos críticos son nombrados. La primera fila muestra el número de canales en el espectrómetro.

Este es un resultado relevante, con el objeto de determinar la capacidad máxima de canales soportados, se obtiene que 2^{14} es el máximo posible en un espectrómetro digital, con un único canal de 500 MHz de banda ancha y 8 bits de resolución, es decir, 0.03 MHz es la más fina resolución espectral posible, sobre la plataforma ROACH 1.0.

Las Figuras 4.2 (a) y 4.2 (b), muestran los espectros de salida de un único espectrómetro con un ancho de banda de 500 MHz para 2048 y 32 canales. La condición de la señal sinusoidal es de 97.65 MHz y con una ganancia 0 dBm. Para 2048 canales, la Figura 4.2 (a) muestra el armónico fundamental en el canal 400.

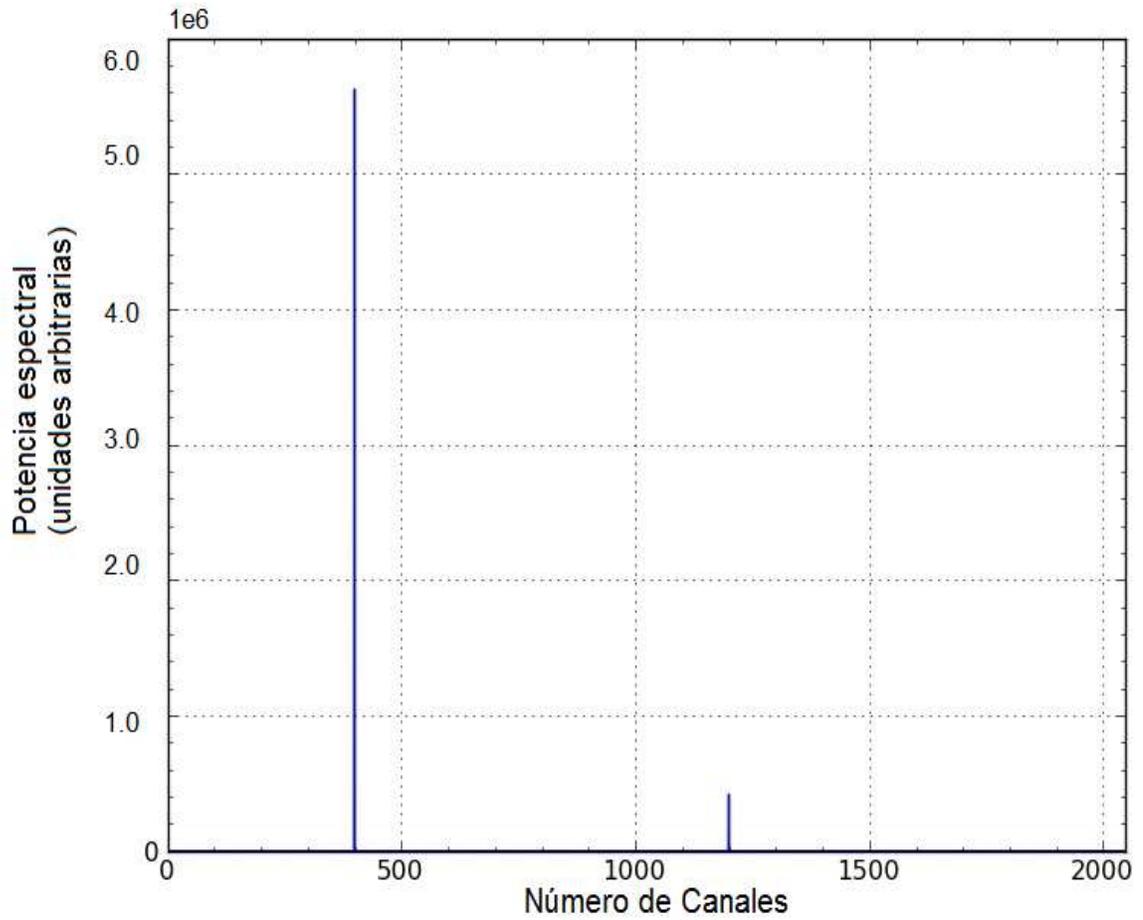


Figura 4.2 (a): Señal de salida del espectrómetro digital con un único canal de 500 MHz de banda ancha, para 2048 canales. La señal de entrada es una onda sinusoidal de 97.65 MHz y 0 dBm de ganancia.

La condición de la señal sinusoidal es de 78.12 MHz y con una ganancia 0 dBm. Para 32 canales, la Figura 4.2 (b) muestra el armónico fundamental en el canal 5.

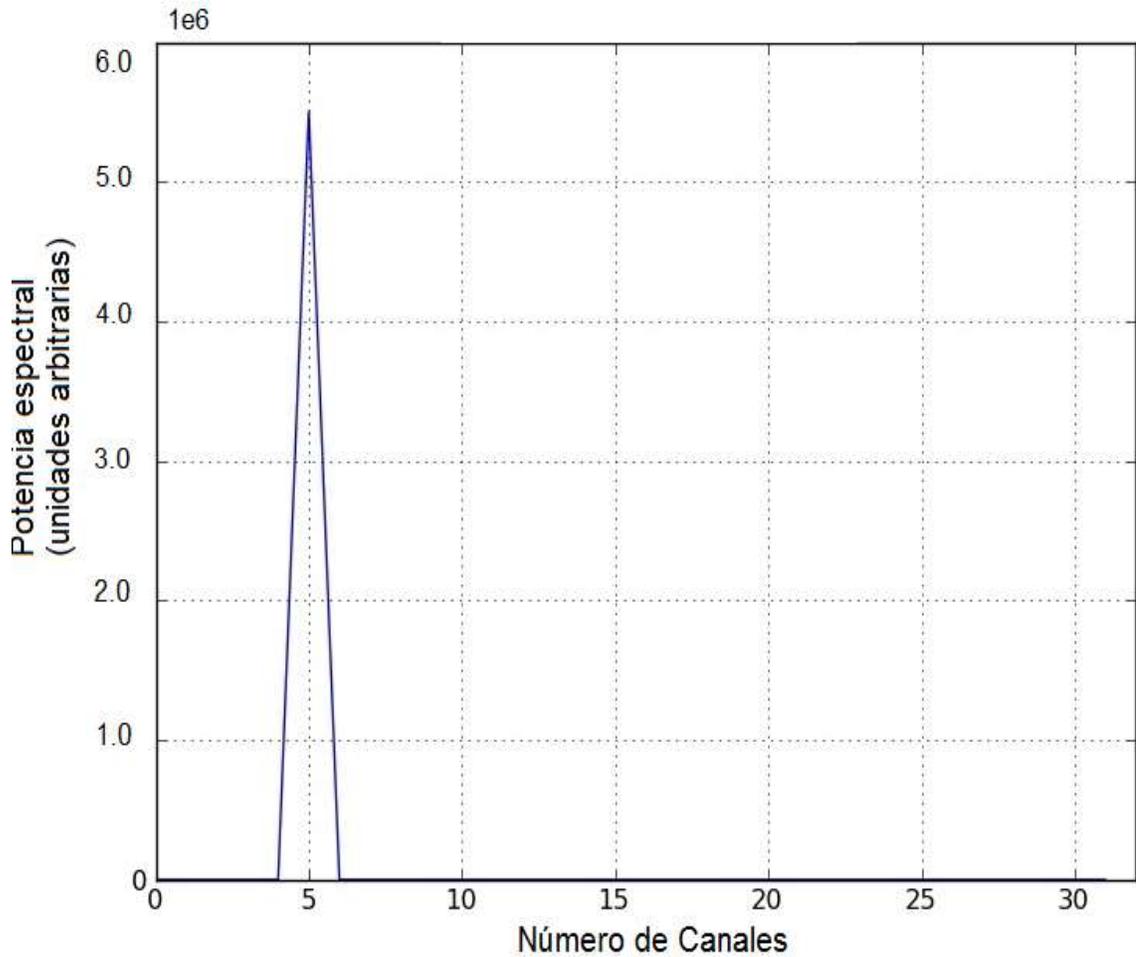


Figura 4.2 (b): Señal de salida del espectrómetro digital con un único canal de 500 MHz de banda ancha, para 32 canales. La señal de entrada es una onda sinusoidal de 78.12 MHz y 0 dBm de ganancia.

Se obtiene la dependencia de la resolución con el número de canales, esto es que, hay una variación en el ancho de cada bin de frecuencia, como resultado relevante para 2048 canales se observa la más fina resolución frecuencial. El resultado del testeo para distintos tonos, es la señal de salida que se encuentra

en los canales esperados.

4.3 Variación de los bloques FFT.

En la Tabla 4.2 se muestra el porcentaje de recursos, que se ocupan en la FPGA cuando se reemplaza el bloque fft real de banda ancha por la fft biphex real 2x, por la FFT biphex real 4X y por la fft, y se encontró que la fft real band es la más optima.

	Biphex-2	Biphex-2	Biphex-2	Biphex-2	Biphex-4	Biphex-4	FFT	FFT
--	----------	----------	----------	----------	----------	----------	-----	-----

Número de Espectrómetros	1	1	5	5	1	5	1	5
Canales	2048	32	2048	32	2048	2048	2048	2048
Porcentaje	%	%	%	%	%	%	%	%
Slices	26	16	96	67	27	NO	43	NO
Número Registro Slices	18	11	81	49	18	NO	29	NO
Número de Bloque RAM/FIFO	23	14	98	56	25	NO	29	NO
Memoria Usada (Kb)	19	9	96	49	21	NO	22	NO
Número Slices LUT-Flip Flop	21	13	88	56	22	NO	35	NO

Tabla 4.2: Resumen del porcentaje de recursos utilizados en la FPGA como función del número de espectrómetros paralelos, para 32 y 2048 canales. En la primera fila se muestra las diferentes fuentes de FFTs que se utilizó, la siguiente fila describe cuántos espectrómetros paralelos se añadió, en la tercera fila describe el número de canales de cada espectrómetro, en la siguiente fila están el porcentaje de recursos ocupados y las filas siguientes los recursos relevantes a considerar.

Para 2048 canales, la Figura 4.3 muestra el espectro de salida del espectrómetro digital básico utilizando el bloque fft, se obtiene los primeros tres armónicos, se encuentran en los canales 200, 610. La condición del tono de entrada sinusoidal fue de 80 MHz de frecuencia y 0 dBm de ganancia.

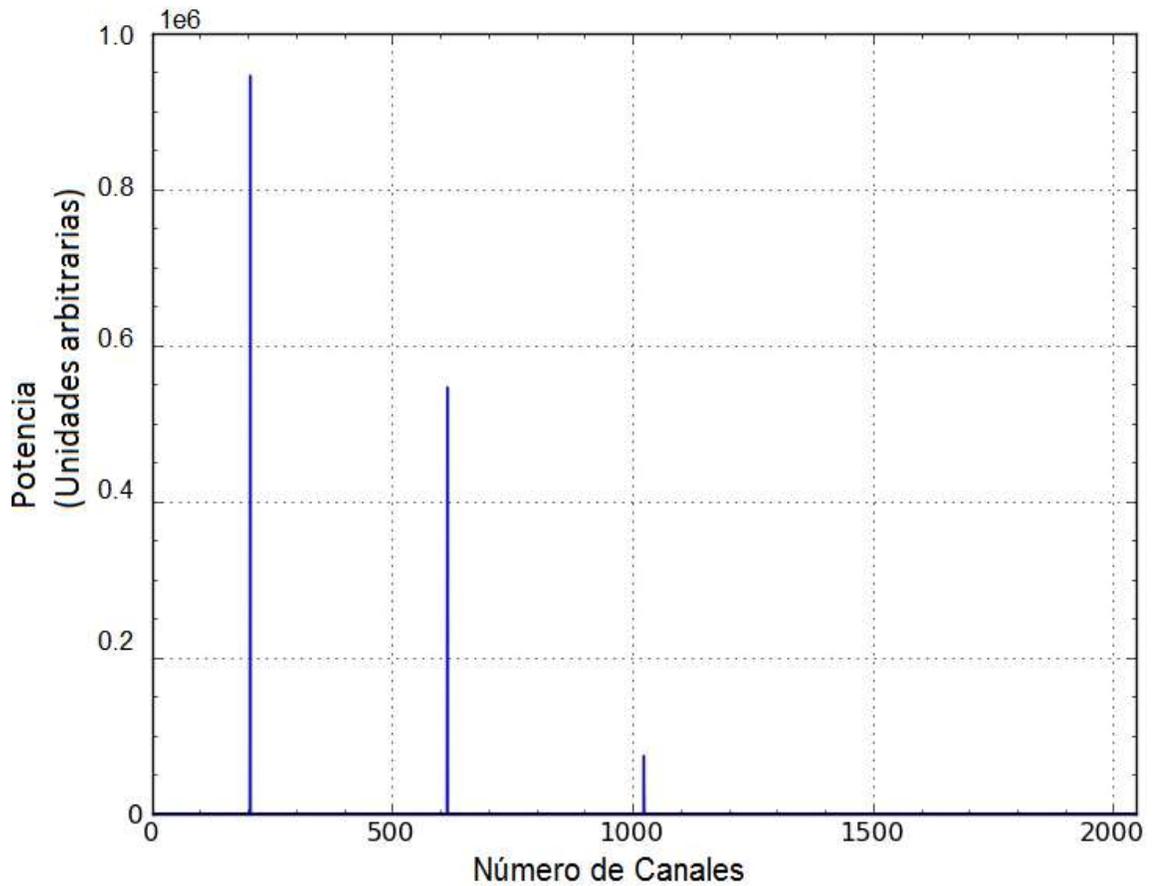


Figura 4.3: Salida del espectrómetro digital para 1 GSps, de 500 MHz de banda ancha cuando se reemplaza el bloque fft real de banda ancha por el bloque FFT. Según lo visto en el testeo de la plataforma ROACH, el tono de entrada es sinusoidal con una frecuencia de 80 MHz. Múltiples frecuencias o armónicos de muestras salen al mismo tiempo, observar están en los canales 200, 610 y 1010.

Las Figuras 4.4 (a) y 4.4 (b) muestran el espectro de salida del espectrómetro digital básico utilizando el bloque fft biphase real 2x, para 2048 y 32 canales. Para 2048 canales, la Figura 4.7 (a) muestra el armónico fundamental, se encuentra en el canal 1236. La condición del tono de entrada sinusoidal fue de 120 MHz de frecuencia.

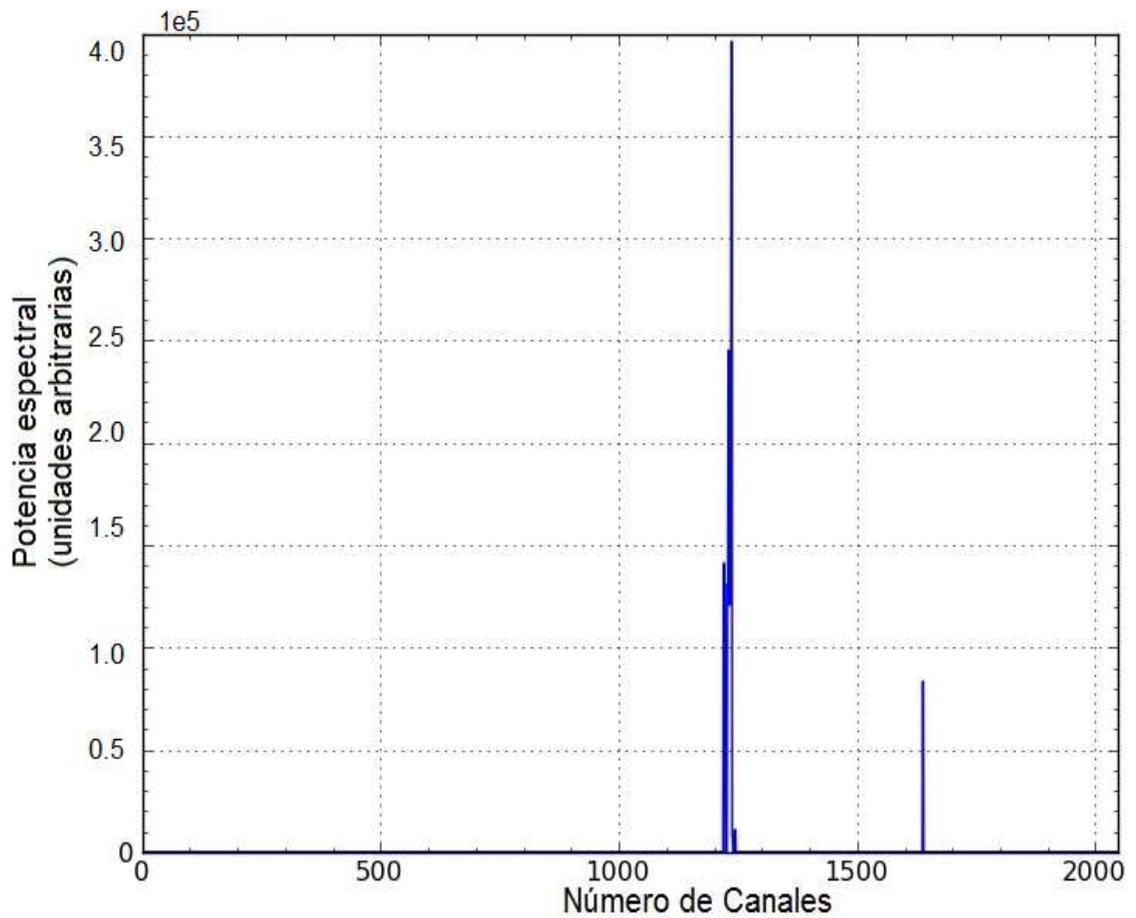


Figura 4.4 (a): Salida del espectrómetro digital con un canal de 500 MHz de banda ancha cuando se reemplaza el bloque fft real de banda ancha por el bloque FFT biphase real 2 para 2048 canales, y con 0 dBm de ganancia. El tono de entrada es sinusoidal con una frecuencia de 120 MHz. La frecuencia fundamental se encuentra en el canal 1236.

Para 32 canales, la Figura 4.4 (b) muestra el armónico fundamental, se encuentra en el canal 18. La condición del tono de entrada sinusoidal fue de 120 MHz de frecuencia.

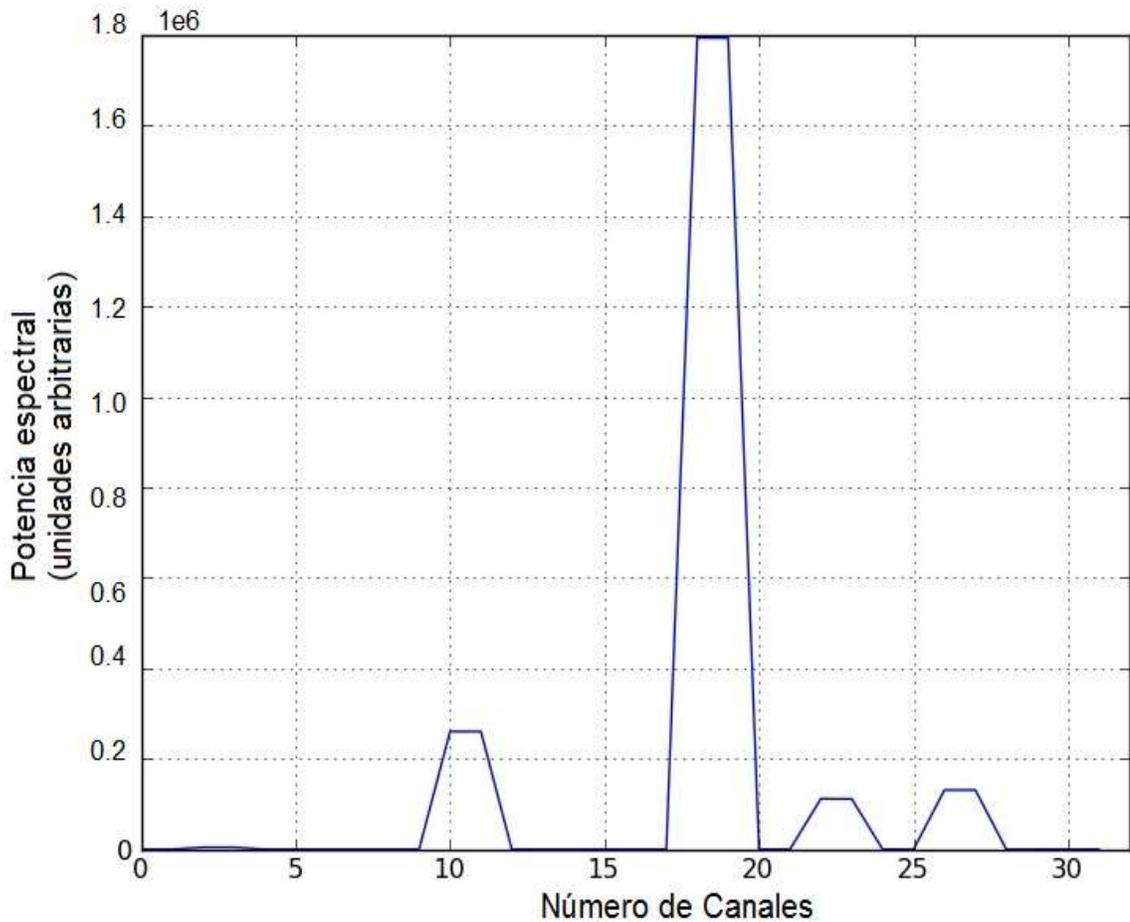


Figura 4.4 (b): Salida del espectrómetro digital con un canal de 500 MHz de banda ancha cuando se reemplaza el bloque fft real de banda ancha por el bloque FFT biphase real 2 para 32 canales, y con 0 dBm de ganancia. El tono de entrada es sinusoidal con una frecuencia de 120 MHz. La frecuencia fundamental se encuentra en el canal 18.

Para 2048 canales, la Figura 4.5 muestra el espectro de salida del espectrómetro digital básico utilizando el bloque fft biphase real 4x, muestra el armónico fundamental y su armónico espejo, se encuentran en el canal 1226 y en el canal 774. La condición del tono de entrada sinusoidal fue de 120 MHz de frecuencia.

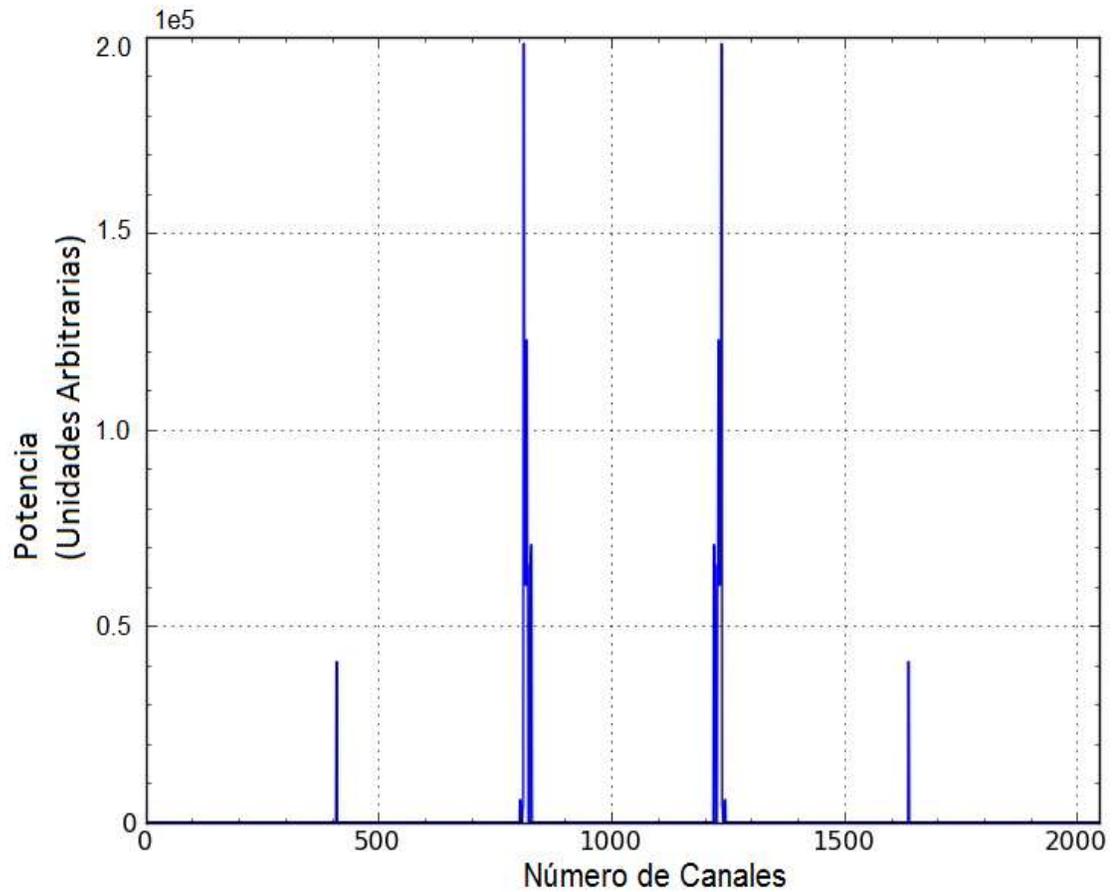


Figura 4.5: Salida del espectrómetro digital con un canal de 500 MHz de banda ancha cuando se reemplaza el bloque fft real de banda ancha por el bloque fft biphase real 4x. Según lo visto en el testeo de la plataforma ROACH, el tono de entrada es sinusoidal con una frecuencia de 120 MHz para 2048 canales, y con una 0 dBm de ganancia. Se observa las frecuencias negativas como positivas e inestable en el primer armónico.

Para optimizar en el bloque PFB, se varió el número de taps de 4 a 2 en el bloque PFB. En la Tabla 4.3 se muestra el porcentaje de recursos, que se ocupan en la FPGA cuando se reemplaza el número de taps de 4 a 2 y se obtuvo que el porcentaje de recursos en RAM / FIFO incrementó de un 5 % a un 18 %, cuando se variaron los canales desde 32 a 16384. Se encuentra que la resolución espectral conduce a más memoria y a bloques RAM / FIFO.

Número de Taps	$\Delta(4-2)$	$\Delta(4-2)$	$\Delta(4-2)$
Canales	32	2048	16384
Porcentaje	%	%	%
Número de Block RAM/FIFO	5	8	18
Total Memoria Usada (Kb)	7	7	19

Tabla 4.3: Resumen del porcentaje de recursos utilizados en la FPGA como función del número de taps en la PFB, para 32, 2048 y 16384 canales. El $\Delta(4-2)$ representa la variación del número de taps de 4 a 2 en el bloque PFB.

La Figura 4.6 muestra el porcentaje de recursos de los bloques RAM/FIFO y de la memoria usada, cuando se varia el número de canales. Se obtiene que el ajuste en los datos es del orden $O(\log N)$.

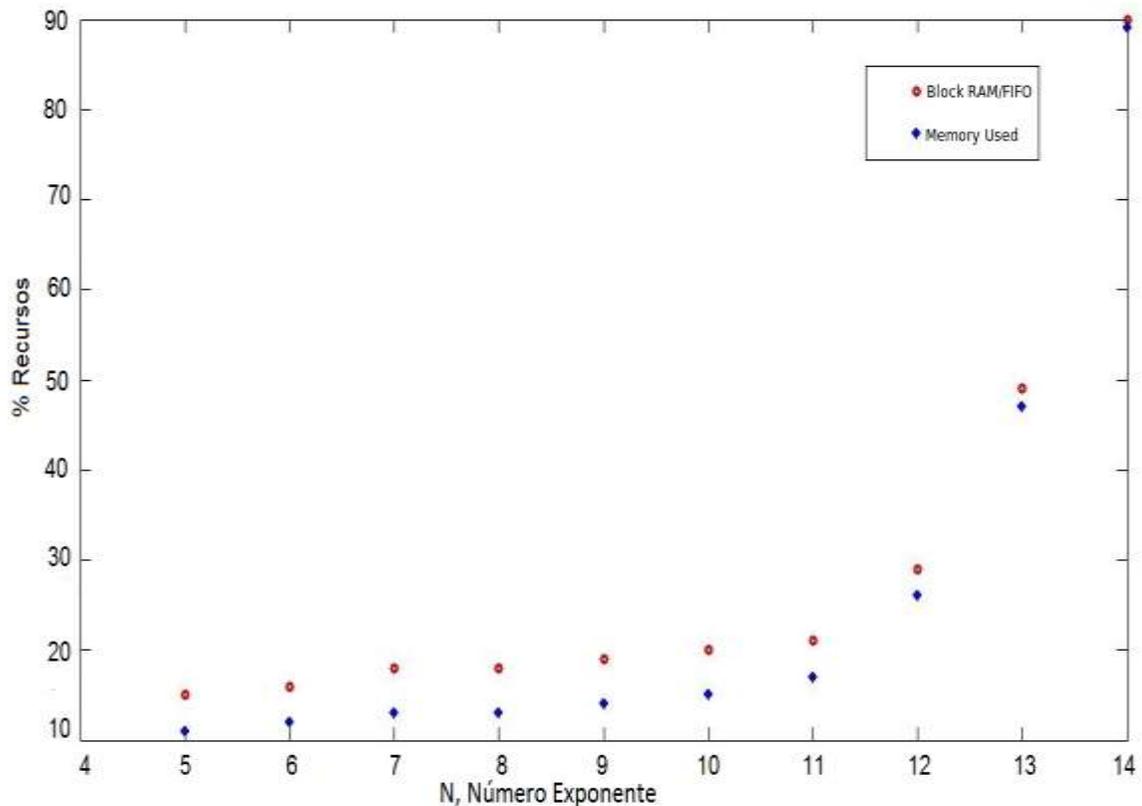


Figura 4.6: Se observa el porcentaje de recursos utilizados en los bloques de memoria y RAM / FIFO, cuando el número de canales varía desde 32 a 16384. El número de canal se expresa como 2^N , donde N es el número exponente. Los diferentes tipos de recursos están representados por las diferentes formas en la gráfica, "♦" representa el uso de la memoria y "o" representa el bloque RAM/FIFO. Tenga en cuenta que 16384 es el número máximo de canales posibles en el diseño de un único espectrómetro con una ancho de banda de 500 MHz. El ajuste en los datos es del orden $O(\log N)$.

4.4 Incremento del ancho de banda.

Se presentan los resultados de las distintas técnicas descritas en la sección 3.2.4.4, con el fin de aumentar el ancho de banda.

4.4.1 Múltiples espectrómetros.

En la Tabla 4.4 se muestra el porcentaje de recursos, que se ocupan en la FPGA cuando se aumento el número de espectrómetros paralelos para 32 y 2048 canales. Se obtuvo el máximo número de espectrómetros paralelos posibles, que se ejecuten simultáneamente es 8 para 4 GHz 32-canales, es decir, una resolución espectral de 125 MHz o 5 espectrómetros paralelos para 2.5 GHz 2048-canales, es decir, una resolución espectral de 1.22 MHz.

Número de Espectrómetros	1	2	3	4	5	6	7	8
Canales	2048 32	2048 32	2048 32	2048 32	2048 32	32	32	32
Porcentaje	%	%	%	%	%	%	%	%
Slices	26 18	49 34	68 47	84 59	99 72	82	93	99
Número Registro Slices	19 13	38 25	55 36	73 48	91 59	71	82	93
Número de Bloque RAM/FIFO	21 15	40 29	59 41	79 55	93 63	76	86	95
Memoria Usada(Kb)	17 11	34 22	51 34	68 45	86 57	68	80	91
Número Slices LUT-Flip Flop	21 15	40 27	58 39	76 50	93 62	73	84	95

Tabla 4.4: Resumen del porcentaje de los recursos utilizados en la FPGA como una función del número de espectrómetros paralelos para 32 y 2048 canales.

Como se había esperado el aumento en el porcentaje de los recursos usados en la FPGA es significativo ya que hemos aumentado el número de espectrómetros paralelos, pero encontramos que el número de espectrómetros paralelos no aumenta tan significativamente como uno podría esperar ingenuamente cuando se disminuye el número de canales.

Las Figuras 4.7 (a) y 4.7 (b) muestran el número máximo de canales que se pueden correr simultáneamente en paralelo, cuando se varía el número de canales, para 32 y 2048 canales. La Figura 4.7 (a) se obtiene que para 32 canales se pueden ejecutar hasta 8 espectrómetros paralelos y la Figura 4.7 (b) se obtiene que para 2048 canales se pueden ejecutar hasta 5 espectrómetros paralelos.

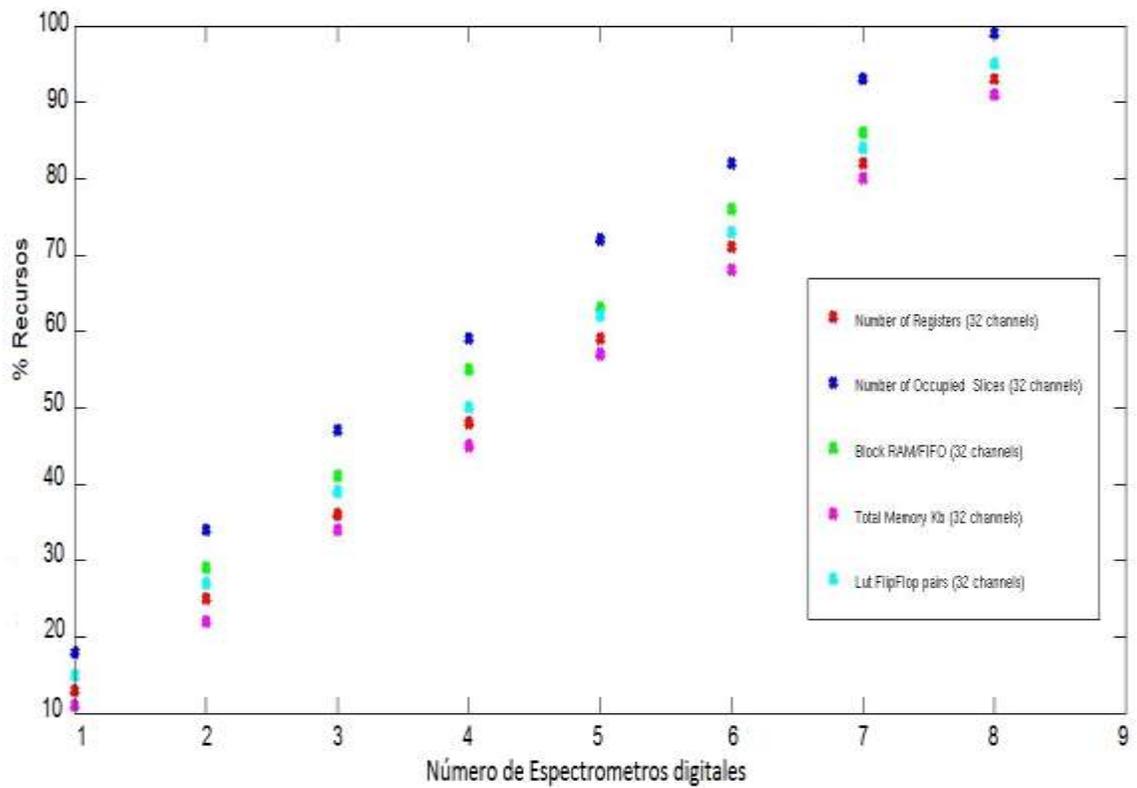


Figura 4.7 (a): El porcentaje de los recursos utilizados que soporta la FPGA para los bloques RAM/FIFO, LUT Flip-Flop pairs, Memoria, Registros Slices y Slices para cada espectrómetro, son representados de diferentes colores en la gráfica, en este caso para 32 canales es representados con "x". El número máximo de espectrómetros paralelos de 1 GSps, 500 MHz que se soporta son 8.

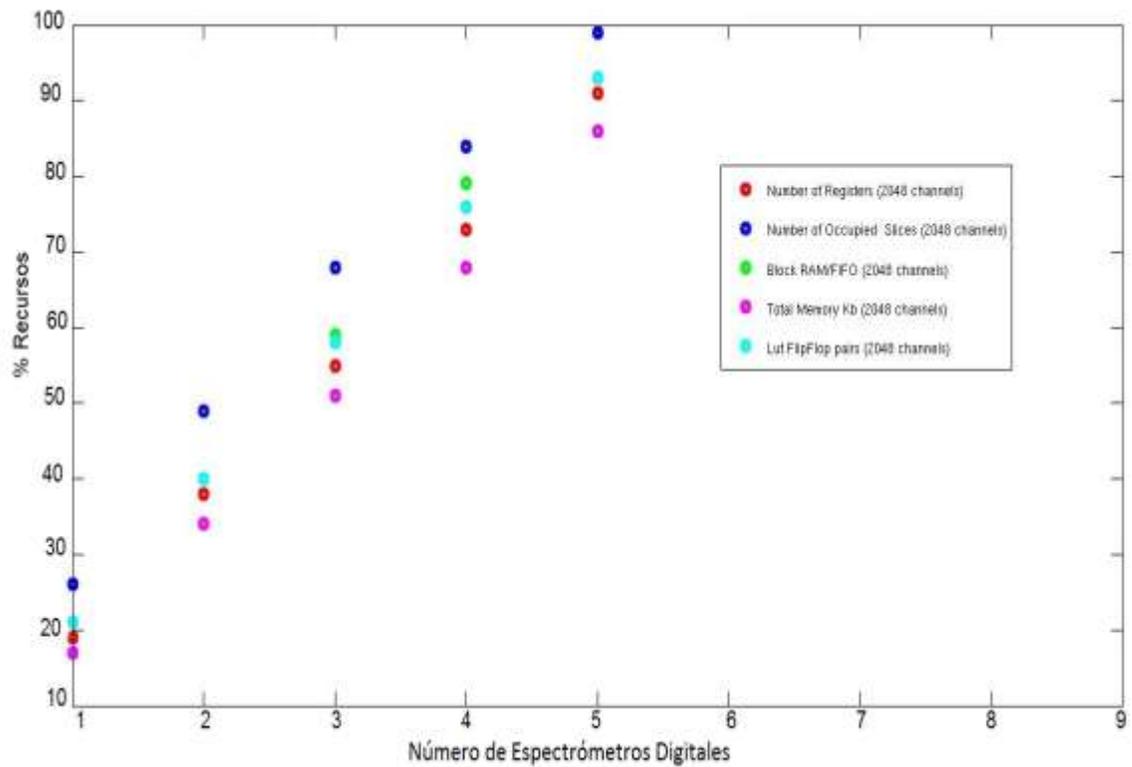


Figura 4.7 (b): El porcentaje de los recursos utilizados que soporta la FPGA para los bloques RAM/FIFO, LUT Flip-Flop pairs, Memoria, Registros Slices y Slices para cada espectrómetro, son representados de diferentes colores en la gráfica, en este caso para 2048 canales es representados con "o". El número máximo de espectrómetros paralelos de 1 GSps, 500 MHz que se soporta son 5.

4.4.2 Variación de los bloques FFTs .

Los resultados se muestran en la Tabla 4.2. Se observa que al utilizar el bloque FFT el número máximo de espectrómetros paralelos posibles es 4 para 2 GHz 2048-canales, es decir, una resolución espectral de 0.98 MHz. Para el bloque FFT biphase real 2X se observa que el número máximo de espectrómetros paralelos posibles es 5 para 2.5 GHz 2048-canales, es decir, una resolución espectral de 1.22 MHz y por último al utilizar el bloque FFT biphase real 4X se observa que el número máximo de espectrómetros paralelos posibles es 4 para 2 GHz 2048-canales, es decir, una resolución espectral de 0.98 MHz. Observaciones: No es posible aumentar más el número de paralelos espectrómetros ya que se requiere de más registros de slices.

4.4.3 Espectrómetro con 5 GSps ADC.

El porcentaje de recursos ocupados en la FPGA, no fue posible determinarlo, debido a carencias en la instalación de la caja de herramienta llamada "Signal Processing Blockset".

4.4.4 Muestreo intercalado.

4.4.4.1 Única ADC.

Las Figuras 4.8 (a) y 4.8 (b), muestran los espectros de salida de un único espectrómetro con un ancho de banda de 1 GHz para 2048 y 32 canales, y comprueba el uso del modo intercalado. La condición de la señal sinusoidal es de 148 MHz y con una ganancia 0 dBm. Para 2048 canales, la Figura 4.10 (a)

muestra el armónico fundamental en el canal 305.

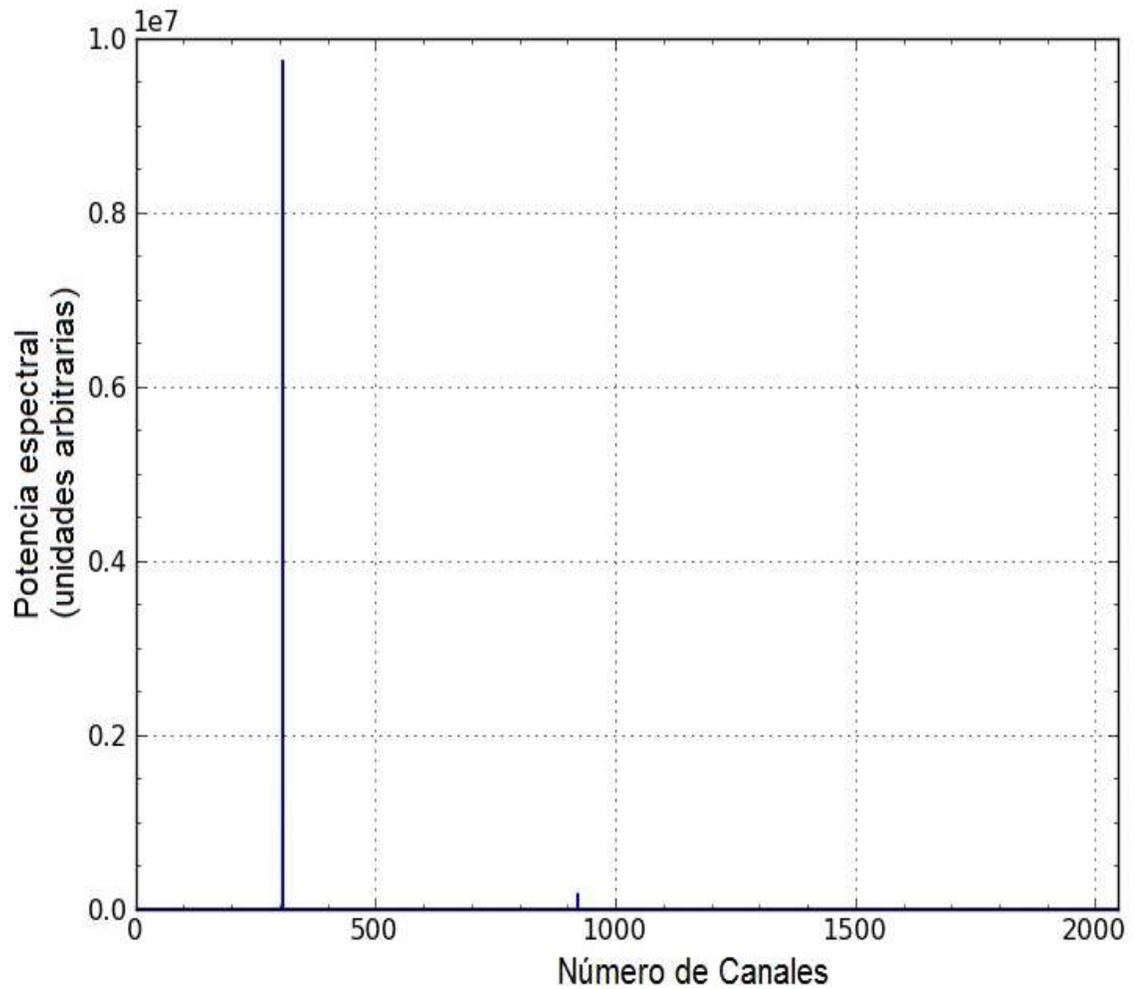


Figura 4.8 (a): Salida del espectrómetro con un solo canal de 1 GHz de banda ancha usando la técnica intercalado (interleaved mode). Cuando el número de canales es de 2048, la resolución espectral es la más fina, es decir, 0.488 MHz. El tono de entrada es sinusoidal con una frecuencia de 148 MHz y con 0 dBm de ganancia. La frecuencia fundamental se encuentra en el canal 305.

Para 32 canales, la Figura 4.10 (b) muestra el armónico fundamental en el canal 5.

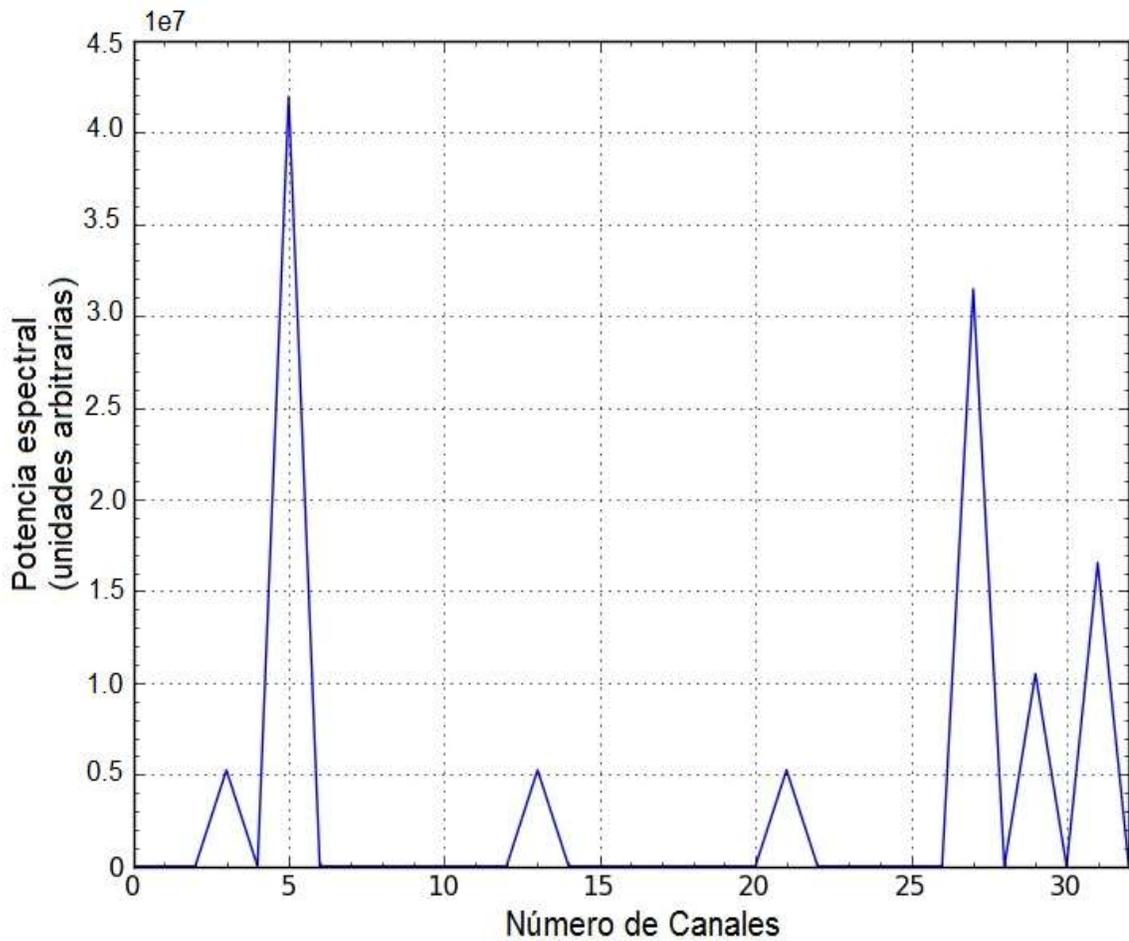


Figura 4.8 (b): Salida del espectrómetro con un solo canal de 1 GHz de banda ancha usando la técnica intercalado (interleaved mode). Cuando el número de canales es de 32, la resolución espectral es de 31.25 MHz. El tono de entrada es sinusoidal con una frecuencia de 156.25 MHz y con 0 dBm de ganancia. La frecuencia fundamental se encuentra en el canal 5.

4.4.4.2 Múltiples ADCs.

La Figura 4.9 (a) muestra el espectro de salida para 3 espectrómetros paralelos de 32 canales y con un ancho de banda de 1 GHz cada uno. La condición de la señal sinusoidal es de 156.25 MHz y con una ganancia 0 dBm. Se observa el armónico fundamental en el canal 5. Se calculó con la ecuación (1.3), la resolución espectral de 93.75 MHz para 32 canales.

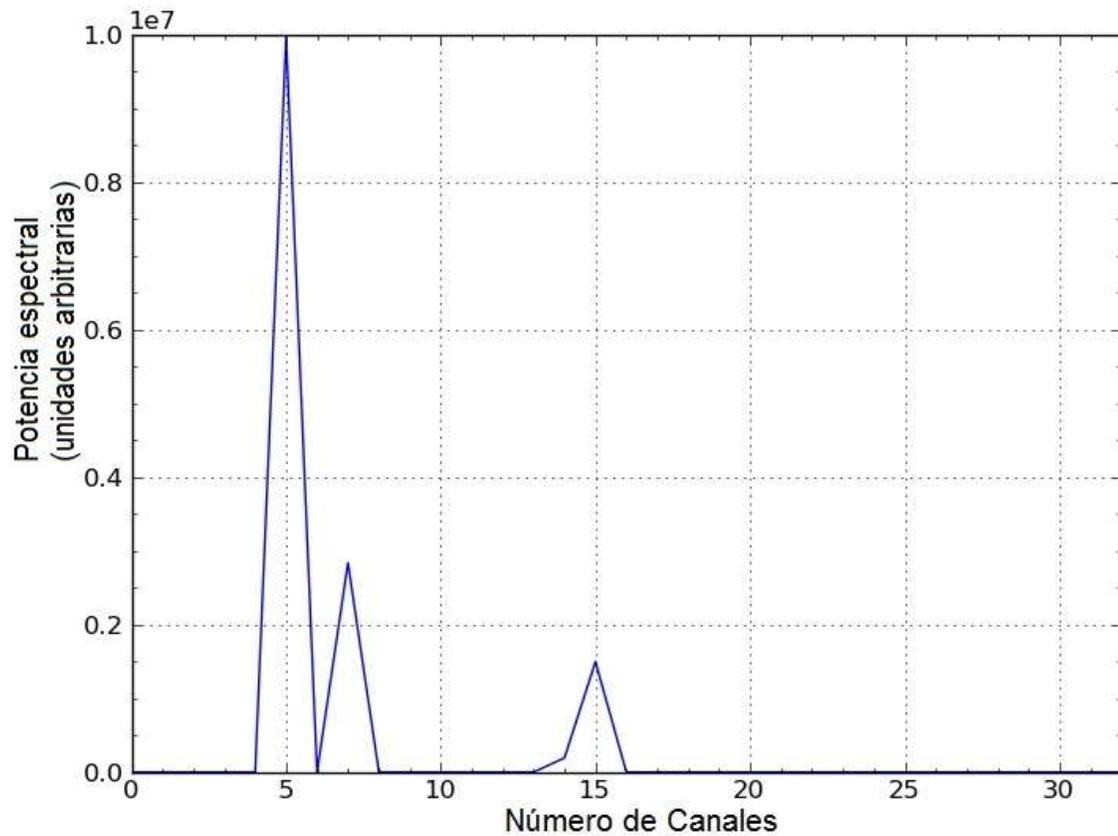


Figura 4.9 (a): Salida del espectrómetro para 3 espectrómetros paralelos de 32 canales y con un ancho de banda de 1 GHz cada uno, usando la técnica intercalado (interleaved mode). El tono de entrada es sinusoidal con una frecuencia de 156.25 MHz y con 0 dBm de ganancia. La frecuencia fundamental se encuentra en el canal 5.

La Figura 4.9 (b) muestra el espectro de salida para dos espectrómetros en paralelo de 2048 canales y con un ancho de banda de 1 GHz cada uno. La condición de la señal sinusoidal es de 148 MHz y con una ganancia 0 dBm. Se observa el armónico fundamental en el canal 305. Se calculó con la ecuación (1.3) la resolución espectral es 0.98 MHz para 2048 canales.

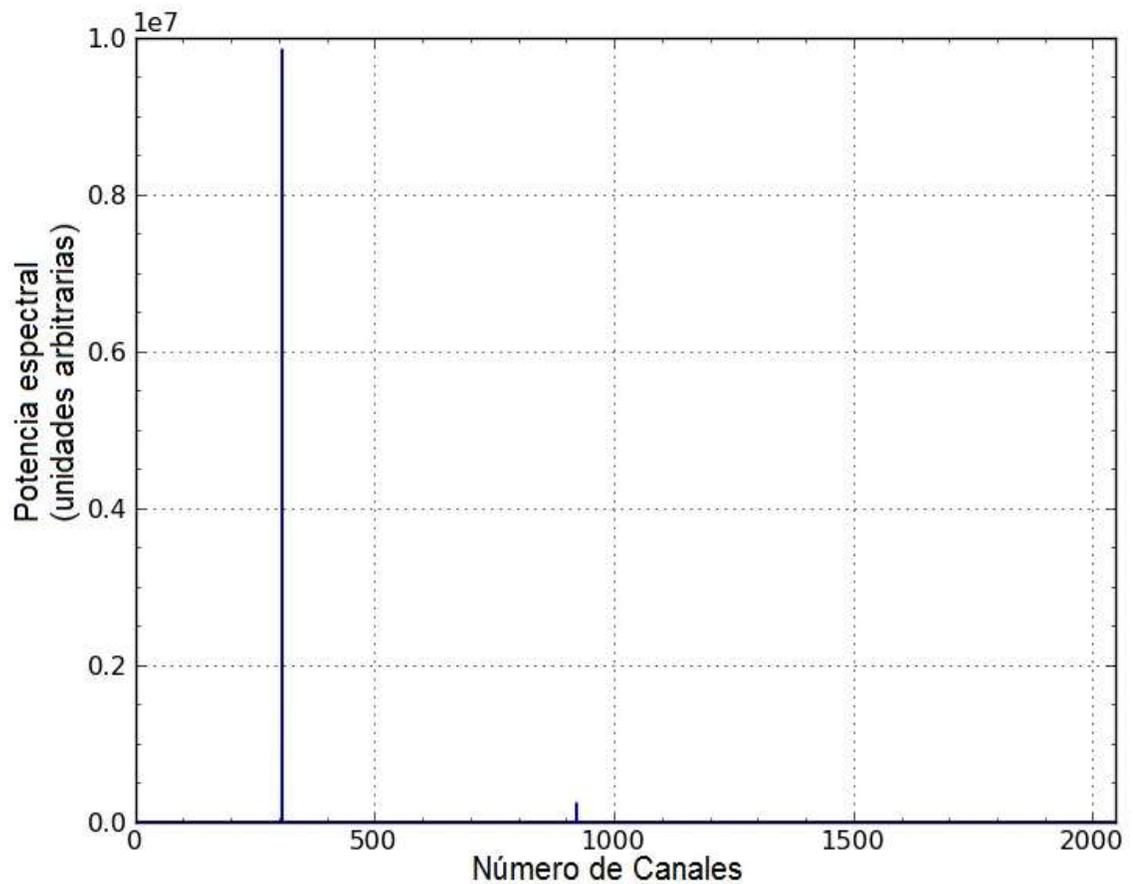


Figura 4.9 (b): Salida del espectrómetro para dos espectrómetros paralelos de 2048 canales y con un ancho de banda de 1 GHz cada uno, usando la técnica intercalado (interleaved mode). El tono de entrada es sinusoidal con una frecuencia de 148 MHz y con una 0 dBm de ganancia. La frecuencia fundamental se encuentra en el canal 305.

Sorprendentemente, el aumento del porcentaje de los recursos FPGA para 32-2048 canales no es significativo, cuando se aumenta el número de espectrómetros paralelos. Se testeó que el número máximo posible de espectrómetros paralelos es 3 para 32 canales y 2 para 2048 canales.

5. Conclusiones.

Después de finalizada la investigación, que dio origen a la Tesis, es posible concluir lo siguiente:

1. Se modificó los parámetros del espectrómetro digital de banda ancha y se caracterizó el espacio dentro de las capacidades de una sola tarjeta ROACH 1.0.
2. Para una velocidad del reloj de la ROACH de 250 MHz (el habitual) con un solo espectrómetro de 500 MHz de banda ancha (1 GSps, 8 bits de resolución), el número máximo de canales es de 2^{14} .
3. Se testeó la máxima resolución espectral, el máximo ancho de banda alcanzable y el número de estos espectrómetros, que se puede ejecutar simultáneamente, en una sola tarjeta.
4. Un máximo de cinco espectrómetros en paralelos de de 500 MHz banda ancha (1 GSps), 8 bits, 2048 canales puede caber en una sola ROACH 1.0. Este número puede aumentarse a 8, si el número de canales por espectrómetro se reduce a 32.
5. Se utilizaron diferentes bloques de FFTs y se encontró que el bloque `fft`

real de banda ancha de la 'biblioteca de CASPER' ofrece la mejor optimización. Para lograrlo se minimizó el consumo de recursos de los bloques PFB, variando el número de taps.

6. Se uso el muestreo intercalado, para una y múltiples ADCs.
7. Se testeó un espectrómetro de 1 GHz con 32 canales y un espectrómetro de 1 GHz con 2048 canales (resolución espectral de 0.49 MHz).
8. En el caso de múltiples ADCs, se encontraron un máximo de 3 espectrómetros paralelos de 3 GHz con 32 canales y 2 espectrómetros paralelos de 2 GHz con 2048 canales, que se puede añadir en una sola ROACH 1.0.

6. Apéndice.

En este capítulo se pueden encontrar, de manera sucinta, instrucciones de configuración rápida, de la ROACH, a partir de la instalación de su sistema operativo. La plataforma ROACH requiere de un programa de configuración, que contiene software y librerías de Xilinx-Matlab-CASPER, además de otros, y una interfaz de comunicación, que permite observar las salidas. Para comenzar, se instaló una plataforma ROACH 1.0 basada en Virtex 5 FPGA; en tal proceso se incluyeron dos conversores análogos digitales iguales, de 1 GSps. Para la interconexión se usó una interfaz estándar CX4/XAUI/10GbE y, a través de DnsMasq, se generó una comunicación ROACH-PC. En esta parte de la instalación es necesario un hiperterminal, que permite configurar algún puerto de comunicación ROACH-PC. Se ejecutó BORPH, que contiene un núcleo. Éste crea un sistema de archivo virtual, representando las memorias y registros, contenidos en la FPGA. El sistema es muy seguro y permite la comunicación, en tiempo real, con los procesos en hardware; lo anterior, se obtiene a partir del sistema operativo Linux.

En el caso de la interfaz de salida, se utilizó el lenguaje Python y la herramienta, para gráficos.

Se cargaron, en el computador, las versiones del software Matlab/Simulink R2012, el generador del sistema, y EDK 14.4.

Los bloques, provenientes de las librerías, permiten que la interfaz de hardware implemente modelos funcionales útiles, para la verificación del funcionamiento del diseño, antes que se compile en la FPGA. Siguiendo con lo anterior, también se usó la librería de CASPER, que es diseñada para instrumentación Radio Astronómica. Hay dos bloques de ésta, que conforman la estructura principal del espectrómetro de banda ancha básico: FFT y PFB o 'Filtro Polifásico'. La versión de estas librerías, de procesamiento digital de señales, es 3ea42e9. Por último, se utilizó el espectrómetro digital, de banda ancha

estándar, del grupo CASPER. Con todo esto quedó instalada la plataforma ROACH.

Hardware Asociados

Muchos instrumentos de CASPER utilizan hardware de código abierto, reconfigurable, construido por Xilinx FPGAs. Un instrumento típico CASPER tendrá una o dos tarjetas ADC conectadas a un ROACH, para la adquisición de la señal y una pequeña cantidad de pre-procesamiento. Aquí resumimos las tarjetas adicionales utilizadas: ADC y la tarjeta de reloj. El ADC2x1000-8 es dual con 8 bits de 1 GSps de frecuencia de muestreo, proporciona un control digital a través de las diversas funciones que ofrece la dual ADC: Modo de entrada de ajustes de calibración, ganancia y offset analógico y modo de la entrada del reloj, ya sea de espera parcial o total. La entrada de reloj es: 10 MHz -1 GHz 50 Ohm 0 dBm, la señal es entregada por un generador de señal o tarjeta de reloj. Para el correcto funcionamiento de las ADCs, es necesario implementar un reloj de alta calidad, ésta es una tarjeta 5007 con doble sintetizador. La única característica del sintetizador dice relación con que es controlado por un microprocesador, con una memoria flash, con lo cual se puede mantener la última configuración de la frecuencia, luego de su desconexión. Para la configuración es necesario un software RS-232 o interfase serial USB, lo que permite programar la frecuencia de funcionamiento deseada, en cada sintetizador y guardar en la memoria flash. Entonces, al encender el sintetizador utiliza la memoria flash, para recargar las últimas frecuencias guardadas. Cualquier salida se puede ajustar, de forma independiente, a cualquier frecuencia en el rango entre 137.5 - 4400 MHz. El software del administrador puede ser descargado, de forma gratuita, desde el sitio web <https://www.valontechnology.com>. La ventana de configuración se muestra en la Figura 6.1.

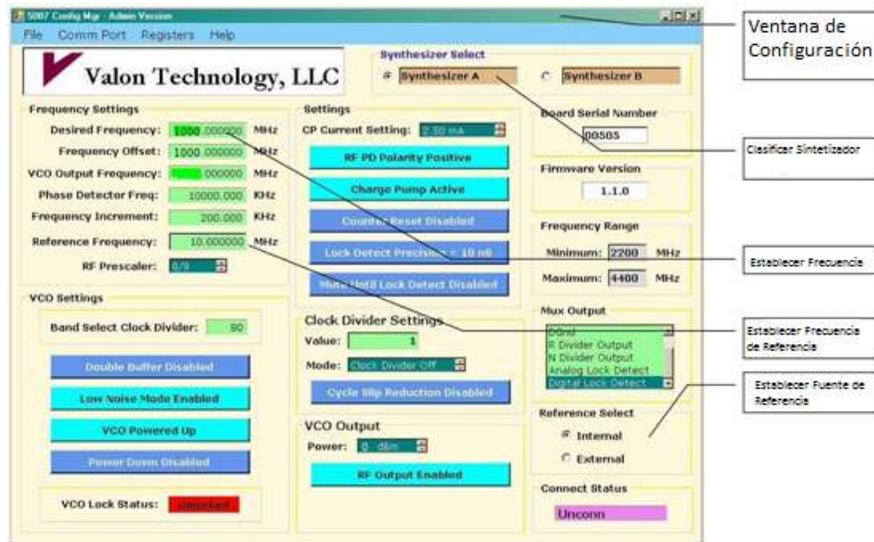


Figura 6.1: La configuración del administrador se muestra en la ventana, se muestra cuando se inicia el programa gestor en su configuración. Se utilizó el sintetizador “A” con los parámetros que se muestra con una frecuencia deseada de 1 GHz, la salida de potencia del VCO de 0 dbm y con una corriente de 2.5 mA.¹

Otro hardware, que se utilizó, para obtener un espectrómetro digital de 5 GSps: El modelo de esta tarjeta es “tarjeta ADC: ADC1x5000-8”. Las especificaciones de la ADC 1x 8-bit son de 5 GSps, de 2x 8 bits dual de 2.5 GSps en el modo de dos canales o como en este caso, para una ADC 1x 4 bits con 5 GSps en la ADC, de 2.5 GHz (máx.) con una entrada en el reloj de 50 Ohm 0 dBm en el enchufe SMA. Hay dos versiones del hardware de este PCB ADC disponibles, que son designados DMUX 1:1 y DMUX 1:2 como se muestra a continuación.

- El DMUX 1:1 versión se convierte en muestras de 8 bits.
- El DMUX 1:2 versión se convierte en muestras de 4 bits.

Hay un ajuste de modo demux en el chip de la ADC, que necesita ser adaptado

¹ Referencia http://valontechnology.com/5007/5007_r4_ds.pdf

correctamente, para la versión que se está usando. La versión DMUX 1:1 saca 8 bits de datos por núcleo de muestra, a través de 32 pares de Z-DOK. Cuando se toman muestras con los 5 GSps, la velocidad de datos, a través de cada par, es de 1.25 Gbps. La versión DMUX 1:2 saca sólo 4 bits de datos por núcleo de muestra, es decir, los datos de cada núcleo demuxed por un factor 2.

Por lo tanto, cuando se toman muestras con los 5 GSps, cada par se ejecuta en 0.6125 Gbps. Las aplicaciones para la ROACH 1.0, puede soportar la versión DEMUX 1:2. La tarjeta está funcionando a una velocidad de 5 GSps y con una producción de datos de 4 bits. Debido a las limitaciones de reloj, por la ROACH 1.0 no puede utilizar DEMUX 1:1 por su frecuencia de muestreo.

La especificación para Virtex 5 es que la frecuencia de muestreo en la ROACH 1.0 se limita a 3.6 GSps (0.9 Gbps en cada par Z-DOK). La versión DMUX 1:2 de la ADC puede correr a toda velocidad con 5 GSps, para ambos ROACHs (ROACH 1.0 o 2.0).

Para aclarar la configuración de prueba, es necesario un diagrama de bloques, ver la Figura 6.2. Se compone de dos tarjetas ADC (tarjeta ADC 1 y ADC 2) conectadas a la ROACH 1.0. La lectura de datos es a través del puerto ethernet de 10 Gb al PC.

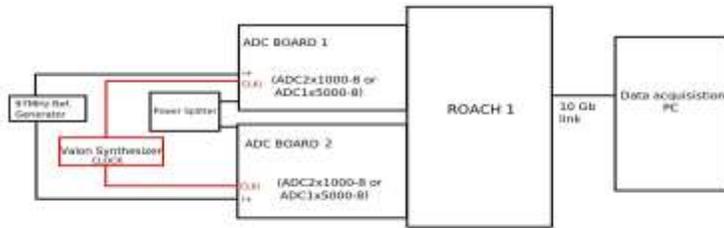


Figura 6.2: Un diagrama esquemático de la configuración de prueba utilizado para la caracterización de la ADC de 5 GSps. Se compone de dos placas de ADC idénticos conectados a la ROACH 1.0. Muestras de N voltajes, se graban en la memoria interna de la ROACH y se leerán a través de 10 Gb Ethernet de un PC de adquisición de datos.

Línea de comandos en Python ²

La escritura, en el archivo spectrometer.py, está constituida por líneas de un código, que puede resultar poco amigable al principio. No obstante, todo es bastante fácil. Para ir introduciéndonos, en el tema, vamos a empezar por el funcionamiento del espectrómetro, a través de IPython. Abra una terminal y escriba:

```
ipython -pylab
```

Usted será transportado al mundo mágico de IPython, donde podemos hacer nuestro propio código, línea por línea, de forma similar que en Matlab. Nuestro primer comando será importar los paquetes de python, que vamos a utilizar: Importar corr, time, numpy, struct, sys, logging, pylab. A continuación, ponemos

² Referencia https://casper.berkeley.edu/wiki/Wideband_Spectrometer

unas pocas variables:

```
katcp port = 7147
roach = enter IP address or hostname here
timeout = 10
```

Utilizar FpgaClient(), que permite conectar y ejecutar comandos en la FPGA:

```
fpga = corr.katcp wrapper.FpgaClient (roach, katcp port, timeout)
```

Ahora tenemos una FPGA, para jugar. Para comprobar si se pudo conectar a su ROACH, escriba:

```
fpga.is connected()
```

Vamos a establecer una ejecución en el flujo de bits, con el comando progdev:

```
fpga.progdev('c1 2013 May-01-1913.bof')
```

Ahora tenemos que configurar la longitud de acumulación y ganancia, escribiendo valores a sus registros. Para dos segundos y una máxima ganancia sería, la acumulación de longitud, $2 * (2^{28})/2048$, o un poco menos de 2 segundos:

```
fpga.write int('acc len', 2*(2**28)/2048)
fpga.write int('gain', 0xffffffff)
```

Finalmente, reiniciamos los contadores:

```
fpga.write int('cnt rst',1)
fpga.write int('cnt rst',0)
```

Para leer el número de integración, utilizamos `fpga.read uint()`:

```
acc n = fpga.read uint('acc cnt')
```

Haga esto varias veces, esperando unos segundos. Usted debe ser capaz de ver que está subiendo lentamente. Ahora estamos listos para trazar un espectro. Queremos agarrar los registros pares e impares de nuestra PFB:

```
a 0=struct.unpack('>1024l',fpga.read('even',1024*4,0))
a 1=struct.unpack('>1024l',fpga.read('odd',1024*4,0))
```

Estos deben ser intercalados, para que podamos trazar el espectro. Podemos utilizar un loop para hacer esto:

```
interleave a=[]
for i in range(1024):
    interleave a.append(a 0[i])
    interleave a.append(a 1[i])
```

Eso nos da un espectro de canal 2048. Por último, podemos trazar el espectro usando `pyLab`:

```
pylab.figure(num=1,figsize=(10,10))
pylab.plot(interleave a)
```

```
pylab.title('Integration number')
pylab.ylabel('Power (arbitrary units)')
pylab.grid()
pylab.xlabel('Channel')
pylab.xlim(0,2048)
pylab.show()
```

Conectando la ROACH: Para establecer una conexión con el ROACH, tenemos que saber qué puerto conectar, y la dirección IP o nombre de host de nuestra ROACH. La conexión se realiza en la línea 98:

```
98. fpga = corr.katcp wrapper.FpgaClient(...)
```

La variable puerto katcp se establece en la línea 16, y la variable de la ROACH se pasa a la secuencia de comandos, en el terminal. Podemos comprobar si la conexión está trabajando, con `fpga.is connected()`, que devuelve verdadero o falso:

```
101. if fpga.is connected():
```

El siguiente paso es conseguir el flujo de bits programado, sobre la FPGA. El flujo de bits se establece en la línea 15:

```
15. bitstream = 'c1 2013 May-01-1913.bof'
```

Entonces, el comando `progdev` se emite en la línea 110:

```
110. fpga.progdev(bitstream)
```

Qué ocurre al pasar variables al escrito. A partir de la línea 66, usted verá el siguiente código:

```
from optparse import OptionParser
    p = OptionParser()
p.set usage('spectrometer.py ;< ROACH HOST N AM E or IP > [options]')
    p.set description(dOC)
p.add option('-l', 'acc len', dest='acc len',
             type='int', default=2*(2**28)/2048,
             help='Set the number of vectors to accumulate; between dumps. default is 2*(228)/2048, or
                    just under 2 seconds.')
p.add option('-g', '-gain', dest='gain',
             type='int', default=0xffffffff,
             help='Set the digital gain (6bit quantisation scalar).
```

El valor predeterminado es 0xffffffff (max), es el ruido base de la banda ancha.

```
    p.add option('-s', '-skip', dest='skip',
                ;action='store true',
                help='Skip reprogramming the FPGA and configuring EQ.')
    opts, args = p.parse args(sys.argv[1:])
        if args==[]:
            print 'Please specify a ROACH board.
                    Run with the -h flag to see all options. nExiting.'
                exit()
            else:
                roach = args[0]
```

Si el código no está configurado, por defecto, es necesario hacer uso de algunos parámetros, que podemos pasar al escrito, desde el línea de comandos.

Línea de comandos startsg.sh y startup.m:³

Permite que se añada System Generator a MATLAB, de forma dinámica. Es necesario dar permiso a la ruta de inicio de MATLAB. Por favor, añada esta función para su archivo personal startup.m y permitir la dinámica e instalación de esta versión de System Generator. Abrir startsg.sh y startup.m, con un editor de texto y proporcionar la ruta de acceso correcta a la carpeta de Matlab, carpeta Xilinx y bibliotecas de CASPER. Sugiero añadir esta línea en cada archivo:

```
startsg.sh:  
export PLATFORM=lin  
Startup.m: warning off Simulink: SL LoadMdlParameterizedLink
```

Para culminar la configuración SW, es decir, cambiar algunos enlaces simbólicos: sh a bash en vez de dash:

Escribir en un terminal:

```
/bin/sh  
rm sh  
ln-s bash sh
```

³ https://casper.berkeley.edu/wiki/MSSGE_Toolflow_Setup

gmake to make

Además, escriba esto:

```
In-s /usr/bin/make /usr/bin/gmake
```

Si llegó con éxito hasta acá, ahora sí se pueden trabajar los modelos diseñados en Simulink, utilizando CASPER y bibliotecas de Xilinx, para la simulación y la síntesis de hardware en la ROACH.

Iniciando el ROACH

Archivo de configuración para dnsmasq. Editar para el servidor de arranque ROACH. No queremos que dnsmasq lea /etc/resolv.conf o cualquier otra cosa, no determinada. Asigne la dirección IP de la ROACH, de forma manual, en función de su MAC

```
dhcp-host=02:00:00:03:01:93,192.168.100.2
```

Se tiene un rango de direcciones DHCP para otras cosas

```
dhcp-range=192.168.100.128,192.168.100.254,12h
```

Establecer la ubicación del sistema de archivos raíz de la ROACH en el servidor NFS.

```
dhcp-option=17,192.168.100.1:/srv/roach boot/etch
```

Establezca el nombre del archivo de arranque para BOOTP, que es lo que hará

arrancar la ROACH:

```
dhcp-boot=uImage
```

Habilitar una función de servidor de TFTP de dnsmasq. Requerido para BOOTP.

```
enable-tftp
```

Establezca el directorio raíz de los archivos a través de FTP.

```
tftp-root=/srv/roach boot/boot
```

Configure el servidor DHCP en modo de autoridad

```
dhcp-authoritative
```

Especifique qué interfaz de ethernet utiliza, para conectarse a la ROACH (eth0, eth1, eth2 ...)

```
interface=eth1
```

Puede ser útil si tiene varias interfases ethernet

```
bind-interfases
```

Usando minicom

```
l/bin/sh
Hecho ”*****”
Hecho ”Initializing ROACH”
Hecho ”*****”
Hecho ”Restarting dnsmasq”
/etc/init.d/dnsmasq restart
```

```
Hecho *****  
Hecho "Bringing up eth1"  
ifconfig eth1 192.168.100.1 netmask 255.255.255.0 up  
Hecho *****  
Hecho "Testing DHCP"  
dhclient -r  
dhclient  
Hecho *****  
Hecho "Servicing NFS"  
service nfs start  
Hecho *****  
Hecho "Running RPCINFO"  
rpcinfo -p  
Hecho *****  
Hecho "Exporting filesystem"  
exportfs -a  
Hecho *****  
Hecho "Running SHOWMOUNT"  
showmount -e  
Hecho *****  
Hecho "Bringing up eth1"  
ifconfig eth1 192.168.100.1 netmask 255.255.255.0 up  
Hecho *****  
Hecho "RE-Initializing ROACH"  
Hecho *****  
Hecho "RE-Restarting dnsmasq"  
/etc/init.d/dnsmasq restart  
Hecho *****  
Hecho "RE-Bringing up eth1"  
ifconfig eth1 192.168.100.1 netmask 255.255.255.0 up
```

7. Bibliografía

[1] Página Wiki del grupo CASPER <http://Casper.Berkeley.edu/Wiki/ROACH>

[2] Página Web del grupo CASPER <http://Casper.Berkeley.edu/>

[3] Página Web de XILINX <http://www.xilinx.com/>

[4] Procesamiento Digital de Señales: Por Steven W. Smith, Ph.D. <http://http://www.dspguide.com/>

[5] Implementación de DSPs en FPGAs: Grupo de Integración de Sistemas Electronicos Digitales.

[6] Ancho de Banda Ancha. Basado en FPGA, para un Espectrómetro digital polifásico: NASA tech Briefs NPO-48352 Ryan M. Monroe.

[7] Herramientas para la Radio-Astronomía, T.L. Wilson, K. Rohlfs, S. Huttemeister.

[8] Página Wiki de Homin <http://www2.asiaa.sinica.edu.tw/~homin/wiki/pmwiki-2.1.27/pmwiki.php?n=Main.HomePage>

[9] Diseño de un filtro FIR usando una FPGA. G. Comoretto

[10] Broad] Ancho de Banda Ancha, Basado en FPGA, para un Espectrómetro digital polifásico. NASA Tech Briefs NPO-48352

[11] Comunidad de la Instrumentación Digital, para la Radio-Astronomía. arXiv:0904.1181v1 [astro-ph.IM] 7apr2009.

[12] Analizador de espectro digital de 1.5Gsps 4096. Puntos para Aplicaciones Transmitidas, a través del espacio. Berkeley Wireless Research Center, Department of Electrical Engineering and Computer Sciences, University of California, Berkeley.